

MYC-YT113i 产品手册



版本：V1.0

日期：2023 年 08 月 04 日

深圳市米尔电子有限公司

版本历史

版本	作者	参与者	日期	备注
V1.0	Sender		20230804	正式发布
V1.0	Sender		20240819	更新复位脚上拉的电阻为 100KΩ



目 录

版 本 历 史.....	1
1. 概述.....	4
2. 产品介绍.....	6
2.1. 芯片说明.....	6
2.2. 核心板主要参数.....	10
2.3. 系统框图.....	11
2.4. 标准型号.....	12
3. 引脚描述.....	14
3.1. 引脚示意图.....	14
3.2. 核心板引脚对照表.....	16
4. 电气特性.....	23
4.1. 主要电源 (VDD_5V)	23
4.2. 电源功耗.....	23
4.3. GPIO 直流特性.....	24
5. 系统必要电路设计.....	25
5.1. Boot 配置电路.....	25
5.2. 烧写固件电路.....	25
5.3. Debug 电路.....	25
5.4. 复位电路.....	25
6. 接口说明.....	26
6.1. SD 接口.....	26
6.1.1. 引脚定义.....	26
6.2. UART 接口.....	27
6.2.1. 引脚定义.....	27
6.3. USB 接口.....	28
6.3.1. 引脚定义.....	28



6.4. CAN 接口	29
6.4.1. 引脚定义	29
6.5. Ethernet 接口	30
6.5.1. 引脚定义	30
6.6. LVDS 接口	31
6.6.1. 引脚定义	31
6.7. I2C 接口	32
6.7.1. 引脚定义	32
6.8. Audio 接口	33
6.8.1. 引脚定义	33
6.9. ADC 接口	34
6.9.1. 引脚定义	34
7. 封装信息	35
7.1. 机械尺寸	35
7.2. 核心板 PCB 要求	36
8. 贴装和储存要求	37
8.1. 钢网设计	37
8.2. 储存要求	37
8.3. 烘烤方式	37
8.4. 焊接工艺	37
附录一 免责声明	38
附录三 技术支持说明	39



1. 概述

全志 T113-i 是一款先进的应用处理器，专为汽车和工业控制市场而设计。T113-i 集成了双核 Cortex™-A7 CPU 和单核 HiFi4 DSP，提供高效的计算能力。T113-i 支持 H.265、H.264、H.263、MPEG-1/2/4、JPEG 等全格式解码，编码器可以编码为 JPEG 或 MJPEG 格式，高达 1080@60fps。T113-i 处理器具有丰富的接口 RGB*1、LVDS *2、MIPI DSI*1、Parallel CSI*1、DAC*2、ADC*3、I2S/PCM*2、USB*2、SDIO*3、Ethernet *1、TWI*4、UART*6、SPI*2、PWM*8、LRADC*1、GPADC*2、TPADC*4、CAN*2 等。芯片封装 LFBGA337, 13mmx13mm。

米尔电子基于全志 T113-i 芯片作为主处理器推出了全新的核心板系列：MYC-YT113i。MYC-YT113i 拥有良好的软件开发环境，内核支持开源操作系统 Linux。该处理器是一款专为汽车和工业应用等领域进行智能控制和人机界面设计的双核 Cortex-A7 处理器，具有较高的性价比，适合入门级的 Linux 嵌入式 ARM 应用。简化硬件设计缩短研发周期。

产品介绍链接：<https://www.myir.cn/shows/118/66.html>

资料下载链接：<http://down.myir-tech.com/MYD-YT113/>





图 1-1 MYC-YT113i 核心板

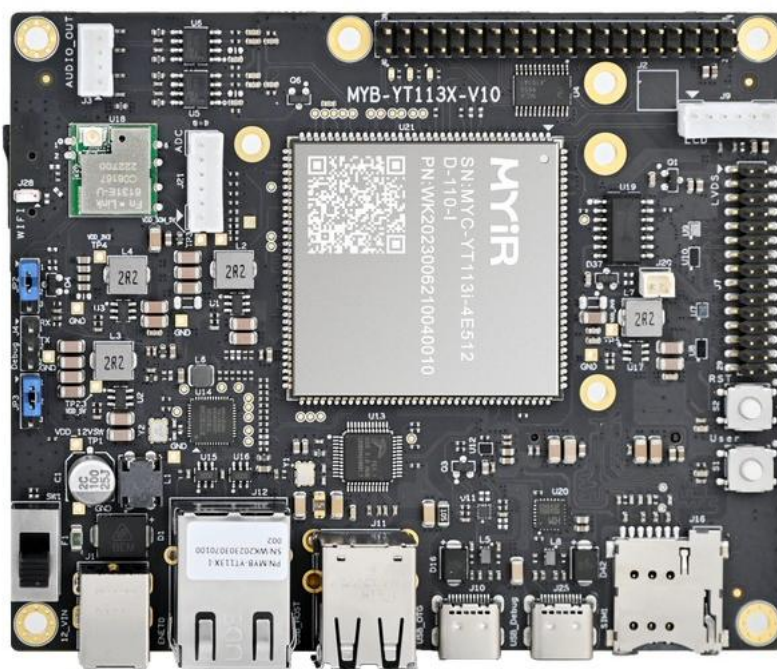


图 1-2 MYD-YT113i 评估板



2. 产品介绍

MYC-YT113i 核心板采用高密度高速电路板设计，在大小为 37mm*39mm 的板卡上集成了 T113-i、DDR、eMMC、E2PROM、分立电源等电路。

MYC-YT113i 系列核心板包含 2 种标准产品型号：它们在存储配置方面有一些差异，客户可根据需求自行选择合适的型号。产品型号间的差异，请参见 2.4 章节的说明。

2.1. 芯片说明

T113-i 集成了双核 Cortex™-A7 CPU 和单核 HiFi4 DSP，提供高效的计算能力，专为汽车和工业应用等领域进行智能控制和人机界面而设计。

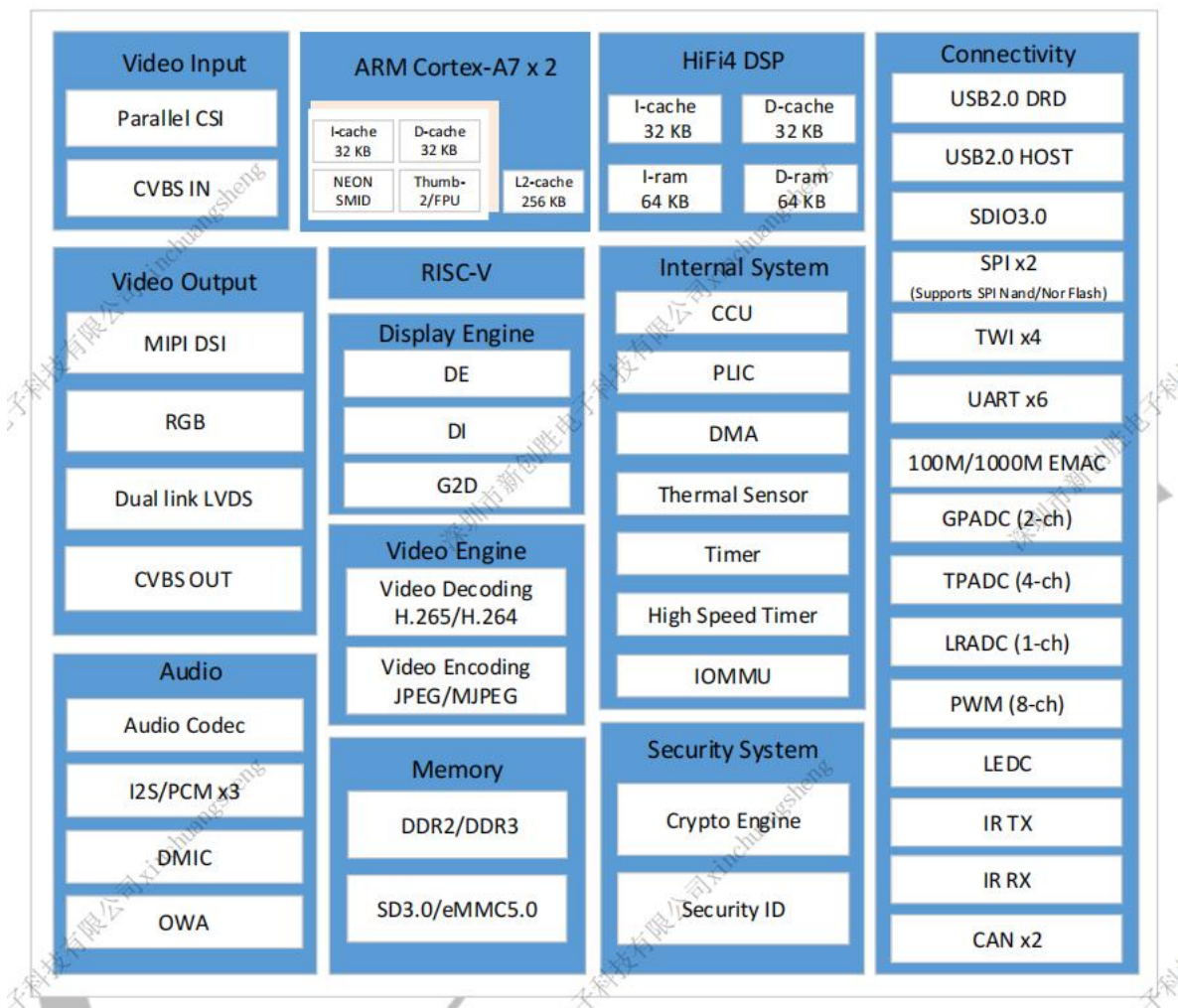


图 2-1 T113-i 资源框图



资源	参数描述
CPU	<ul style="list-style-type: none"> ● Dual-Core ARM Cortex-A7 ● 32 KB L1 1-cache + 32 KB L1 D-cache per core, and 256 KB L2 cache
DSP	<ul style="list-style-type: none"> ● HiFi4 ● 32 KB L1 1-cache and 32 KB L1 D-cache ● 64 KB I-ram and 64 KB D-ram
外部存储	<p>Three SD/MMC host controller (SMHC) interfaces</p> <ul style="list-style-type: none"> ● The SMHCO controls the devices that comply with the protocol Secure Digital Memory (SD mem-version3.0) ● The SMHC1 controls the device that complies with the protocol Secure Digital I/O (SDIO-version 3.0) ● The SMHC2 controls the device that complies with the protocol Multimedia Card (eMMC-version 5.0)
视频引擎	<p>Video Encoder / Decoder support</p> <ul style="list-style-type: none"> ● H.265 MP@L4.1 up to 1080p@60fps ● H.264 BP/MP/HP@L4.2 up to 1080p@60fps ● H.263 BP up to 1080p@60fps ● MPEG-4 SP/ASP L5.0 up to 1080p@60fps ● MPEG-2 MP/HL up to 1080p@60fps ● MPEG-1 MP/HL up to 1080p@60fps ● JPEG/MJPEG up to 1080p@60fps ● Supports input picture scaler up/down
视频输入	<p>Parallel CSI</p> <ul style="list-style-type: none"> ● Supports 8-bit digital camera interface (RAW8/YUV422/YUV420) ● Supports BT656,BT601 interface (YUV422) ● Supports ITU-R BT.656 time-multiplexed format up to 2*1080p@30fps in DDR sample mode ● Maximum pixel clock of 148.5 MHz ● Supports de-interlacing for interlace video input ● Supports conversion from YUV422 to YUV420, YUV422 to YUV400,YUV420 to YUV400 ● Supports horizontal and vertical flip <p>CVBS IN</p> <ul style="list-style-type: none"> ● 2-channel CVBS input and 1-channel CVBS decoder ● Supports NTSC and PAL format



	<ul style="list-style-type: none"> ● Supports YUV422/YUV420 format ● With 1 channel 3D comb filter ● Detection for signal locked and 625 lines ● Programmable brightness, contrast, and saturation ● 10-bit video ADCs
音频	<ul style="list-style-type: none"> ● Two audio digital-to-analog converter (DAC) channels ● One audio output: One stereo headphone output: HPOUTL/R ● Three audio analog-to-digital converter (ADC) channels ● Three audio inputs: <ul style="list-style-type: none"> - One differential microphone input: MICIN3P3N, or one single-end microphone input: MICIN3 - One stereo LINEIN input: INEINL/R - One stereo FMIN input: FMINL/R
显示输出	<p>RGB and LVDS LCD</p> <ul style="list-style-type: none"> ● Supports RGB interface with DE/SYNC mode, up to 1920 x 1080@ 60fps ● Supports serial RGB/dummy RGB interface, up to 800 x 480@60fps ● Supports LVDS interface with dual link, up to 1920 x 1080@60fps ● Supports LVDS interface with single link, up to 1366 x 768@60fps ● Supports i8080 interface, up to 800 x 480@60fps ● Supports BT656 interface for NTSC and PAL ● RGB666 and RGB565 with dither function ● Gamma correction with R/G/B channel independence <p>MIPI DSI</p> <ul style="list-style-type: none"> ● Compliance with MIPI DSI V1.01 ● Supports 4-lane MIPI DSI, up to 1920 x 1200@60fps ● Supports non-burst mode with sync pulse/sync event and burst mode ● Supports pixel format: RGB888, RGB666, RGB666 loosely packed and RGB565 ● Supports continuous and non-continuous lane clock modes ● Supports bidirectional communication of all generic commands in LP through data lane 0 ● Supports low power data transmission ● Supports ULPS and escape modes
安全系统	<p>Crypto Engine (CE)</p> <ul style="list-style-type: none"> ● Supports Symmetrical algorithm for encryption and decryption: AES, DES, TDES ● Supports Hash algorithm for tamper proofing: MD5, SHA, HMAC



	<ul style="list-style-type: none"> ● Supports Asymmetrical algorithm for signature verification: RSA ● Supports 160-bit hardware PRNG with 175-bit seed
连接	<ul style="list-style-type: none"> ● 2 x USB (USB2.0 OTG+USB2.0 HOST) ● 1 x Gigabit Ethernet Interface <ul style="list-style-type: none"> – 10/100/1000 Mbit/s Ethernet port with RGMII and RMII interfaces ● 2 x CAN Interface ● 4 x TWI (Two Wire Interface) ● 6 x UART ● 2 x SPI ● 3 x SD/MMC ● 8 x PWM ● 1 x LPADC ● 2 x GPADC ● 4 x TPADC
封装	<ul style="list-style-type: none"> ● LFBGA337, package ● 13 mm x 13 mm size

表 2-1 T113-i 资源

详细资料请参考芯片手册。



2.2. 核心板主要参数

名称	主要参数
主控芯片系列	T113
主控芯片型号	T113-i
内存	256M/512M/1024MDDR3
存储器	4/8GB eMMC
ARM 处理器规格	双核 A7@1.1GHz
核心板尺寸	37mm x 39mm
接口类型	邮票孔+LGA: 140+50PIN
PCB 板规格	8 层板设计, 沉金工艺生产

表 2-2 主要参数



2.3. 系统框图

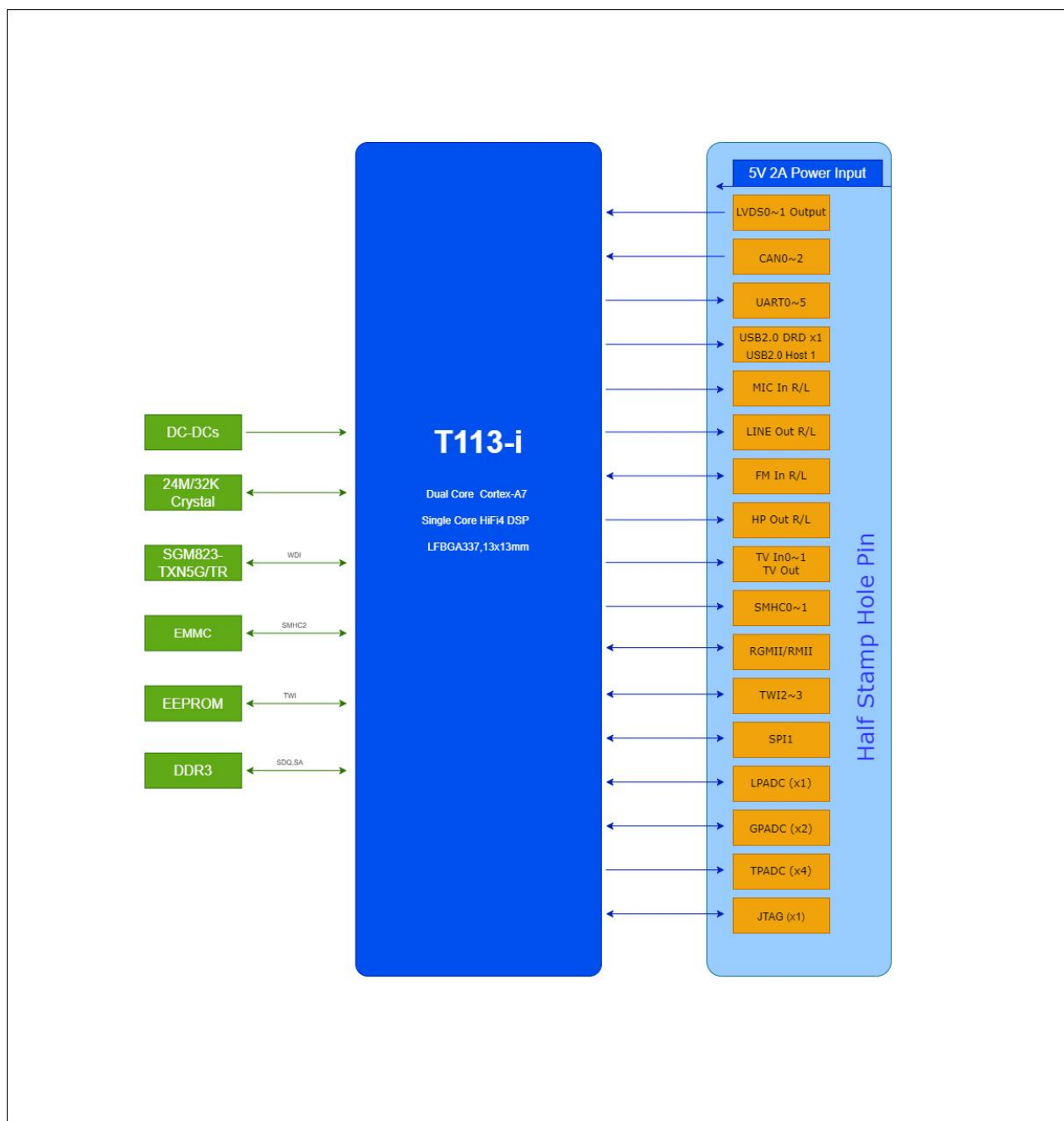


图 2-2 MYC-YT113i 核心板系统框图



2.4. 标准型号

MYC-YT113i 系列核心板包含 4 种标准产品型号：它们在工作温度参数方面有一些差异，客户可根据需求自行选择合适的型号。针对批量要求，米尔提供定制服务，可以选配核心板参数。

型号 规格	MYC-YT113i-4E256/512D-110-I	MYC-YT113i-8E512/1D-110-I
主芯片	T113-i	T113-i
主芯片系列	T113	T113
内存	256/512MB DDR3	512/1024MB DDR3
存储器	4GB EMMC	8GB EMMC
内核	2 x Cortex-A7	2 x Cortex-A7
主频	1.1GHz	1.1GHz
视频输出	LVDS0 x 1 LVDS0 + LVDS1 x 1 LCD x1 MIPI DSI x1	LVDS0 x 1 LVDS0 + LVDS1 x 1 LCD x1 MIPI DSI x1
Audio	HPOUTL/R x1 MICIN3N/3P x1 LINEINL/R x1 FMINL/R x1	HPOUTL/R x1 MICIN3N/3P x1 LINEINL/R x1 FMINL/R x1
Parallel CSI	1	1
uSDHC	2	2
USB	USB2.0 OTG x 1 USB2.0 Host x 1	USB2.0 OTG x 1 USB2.0 Host x 1
以太网	RGMII x 1	RGMII x 1
UART	6	6
TWI	4	4
CAN	2	2
SPI	2	2
CVBS in	2	2



CVBS out	1	1
ADC	LRADC x1 GPADC x2 TPADC x4	LRADC x1 GPADC x2 TPADC x4
PWM	8	8
GPIO	88	88
操作系统	Linux 5.4.61	Linux 5.4.61
供电电压	+5V	+5V
机械尺寸	37mm x 39mm	37mm x 39mm
工作温度	-40°C - +85°C	-40°C - +85°C
封装引脚数	邮票孔 (共 190 PIN)	邮票孔 (共 190 PIN)
相关认证	CE ROHS	CE ROHS

表 2-3 MYC-YT113i 核心板选型表

注意：蓝色背景代表核心板模组支持的接口类型；灰色背景代表其它。选型表中为核心板引出的最大资源，可能存在复用关系。





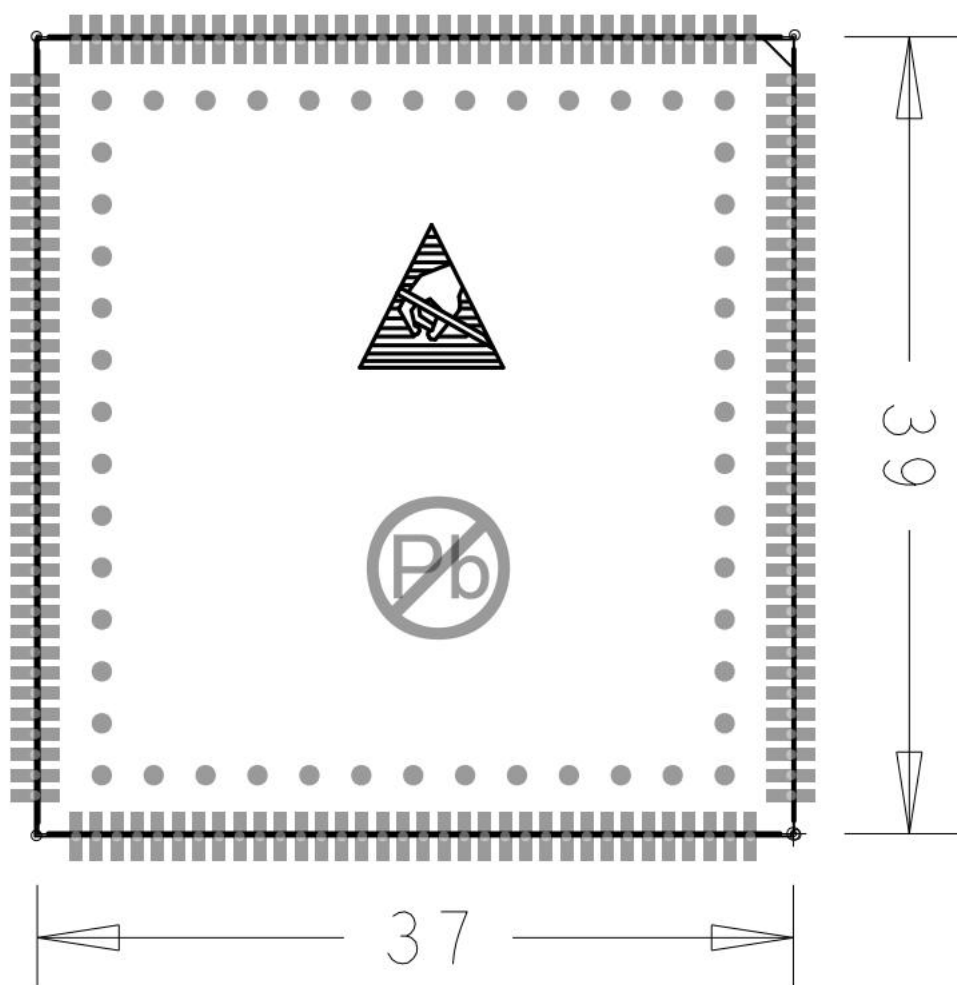


图 3-2 模块引脚图 (Bottom 层)



3.2. 核心板引脚对照表

MYC-YT113i 核心板接口引脚定义如下表所示，BSP 开发包的引脚功能均按下表的“默认功能”作了配置，如需改动管脚默认功能，请修改相关驱动配置代码，否则会出现驱动冲突等不确定异常情况。

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	1	GND	/		0V		
	2	PD14	PD14	GPIO	3.3V	I/O	
	3	PD15	PD15	GPIO	3.3V	I/O	
	4	GND	/		0V		
	5	PD16	PD16	GPIO	3.3V	I/O	
	6	PD17	PD17	GPIO	3.3V	I/O	
	7	GND	/		0V		
	8	PD18	PD18	GPIO	3.3V	I/O	
	9	PD19	PD19	GPIO	3.3V	I/O	
	10	GND	/		0V		
	11	TWI3_SCK	TWI3	TWI3 时钟	3.3V	O	上拉
	12	TWI3_SDA	TWI3	TWI3 数据	3.3V	I/O	上拉
	13	TWI1_SDA	TWI1	TWI1 数据	3.3V	I/O	
	14	GND	/		0V		
	15	CAN0-TX	CAN0	CAN0 数据发送	3.3V	O	
	16	CAN0-RX	CAN0	CAN0 数据接收	3.3V	I	
	17	TWI1_SCK	TWI1	TWI1 时钟	3.3V	O	
	18	GND	/		0V		
	19	MICIN3N	MICN	麦克风的负极差分输入	3.3V	I	
	20	MICIN3P	MICP	麦克风的正极差分输入	3.3V	I	
	21	GND	/		0V		
	22	FMINR	FMINR	FMIN 右声道输入	3.3V	I	
	23	FMINL	FMINL	FMIN 左声道输入	3.3V	I	
	24	GND	/		0V		
	25	LINEINR	LINEINR	LINEIN 右声道输入	3.3V	I	
	26	LINEINL	LINEINL	LINEIN 左声道输入	3.3V	I	
	27	GND	/		0V		



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	28	NC	/		/		
	29	HPOUTR	HPOUTR	耳机右声道输出	3.3V	O	
	30	HPOUTL	HPOUTL	耳机左声道输出	3.3V	O	
	31	HPOUTFB	HPOUTFB	耳机差分接地参考	3.3V	I	
	32	GND	/		0V		
	33	TV-IN0	TV-IN0	TV CVBS 输入	1.8V	I	
	34	TV-IN1	TV-IN1	TV CVBS 输入	1.8V	I	
	35	GND	/		0V		
	36	GPADC0	GPADC0	ADC 输入	1.8V	AI	
	37	TP-X1	TP-X1	触摸屏输入	1.8V	AI	1nF 到地
	38	TP-X2	TP-X2	触摸屏输入	1.8V	AI	1nF 到地
	39	TP-Y1	TP-Y1	触摸屏输入	1.8V	AI	1nF 到地
	40	TP-Y2	TP-Y2	触摸屏输入	1.8V	AI	1nF 到地
	41	GND	/		0V		
	42	TV-OUT	TV-OUT	TV CVBS 输出	3.3V	O	
	43	GND	/		0V		
	44	NC	/		/		
	45	SYS-RST-OUT	PWR_EN	外部使能信号输出	3.3V	O	OD
	46	PD20	PD20	GPIO	3.3V	I/O	
	47	PD21	PD21	GPIO	3.3V	I/O	
	48	PD22	PD22	GPIO	3.3V	I/O	
	49	NC	/		/		
	50	NC	/		/		
	51	GND	/		0V		
	52	PG11	PG11	GPIO	3.3V	I/O	
	53	PG13	PG13	GPIO	3.3V	I/O	
	54	SDC0-D0	SDC0-D0	SD 卡数据信号	3.3V	I/O	
	55	SDC0-D1	SDC0-D1	SD 卡数据信号	3.3V	I/O	
	56	SDC0-CMD	SDC0-CMD	SD 卡命令引脚	3.3V	O	
	57	SDC0-D3	SDC0-D3	SD 卡数据信号	3.3V	I/O	
	58	SDC0-D2	SDC0-D2	SD 卡数据信号	3.3V	I/O	
	59	SDC0-DET	SDC0-DET	SD 卡检测引脚	3.3V	O	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	60	GND	/		0V		
	61	SDC0-CLK	SDC0-CLK	SD 卡时钟信号	3.3V	O	
	62	GND	/		0V		
	63	VDD_3V3	/	3.3V 输出	3.3V	O	3.3V 输出, 500mA
	64	NC	/		/		
	65	GND	/		0V		
	66	GND	/		0V		
	67	GND	/		0V		
	68	VDD_5V	/	5V 输入	5V	I	
	69	VDD_5V	/	5V 输入	5V	I	
	70	VDD_5V	/	5V 输入	5V	I	
	71	AP-CLK24M_OUT	AP-CLK24M_OUT	数字补偿晶体振荡器时钟输出	3.3V	O	
	72	SYS-RST-OUT	SYS-RST-OUT	系统复位信号	3.3V	I	
	73	SYS-RST-IN	SYS-RST-IN	硬件复位信号	3.3V	I	
	74	WDI	/	看门狗输入信号检测	3.3V	I	
	75	GND	/		0V		
	76	PG3	RGMII-TXCK	网口时钟信号	3.3V	O	
	77	GND	/		0V		
	78	PG14	RGMII-MDC	网口 MDIO 时钟	3.3V	O	
	79	PG15	RGMII-MDIO	网口 MDIO 数据	3.3V	I/O	
	80	PG4	RGMII-TXD0	网口数据发送信号	3.3V	O	
	81	PG5	RGMII-TXD1	网口数据发送信号	3.3V	O	
	82	PG12	RGMII-TXCTL	网口数据发送控制引脚	3.3V	O	
	83	PG7	RGMII-TXD3	网口数据发送信号	3.3V	O	
	84	PG6	RGMII-TXD2	网口数据发送信号	3.3V	O	
	85	GND	/		0V		
	86	PG9	RGMII-RXD3	网口数据接收信号	3.3V	I	
	87	PG8	RGMII-RXD2	网口数据接收信号	3.3V	I	
	88	PG10	RGMII-RXCK	网口时钟信号	3.3V	I	
	89	GND	/		0V		
	90	PG0	RGMII-RXCTL	网口数据接收控制引脚	3.3V	I	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	91	PG2	RGMII-RXD1	网口数据接受信号	3.3V	I	
	92	PG1	RGMII-RXD0	网口数据接受信号	3.3V	I	
	93	GND	/		0V		
	94	PE10	PE10	GPIO	3.3V	I/O	
	95	PE11	PE11	GPIO	3.3V	I/O	
	96	PWM5	PE13	PWM	3.3V	I/O	
	97	GND	/		0V		
	98	PE2	PE2	GPIO	3.3V	I/O	
	99	PE12	PE12	GPIO	3.3V	I/O	
	100	UART0_RX	PG18		3.3V		
	101	PWM2	PE8	PWM	3.3V	I/O	
	102	PWM3	PE9	PWM	3.3V	I/O	
	103	UART0_TX	PG17		/		
	104	GND	/		0V		
	105	UART5_TX	PE6	串口 5 数据发送	3.3V	O	
	106	UART5_RX	PE7	串口 5 数据接受	3.3V	I	
	107	UART4_TX	PE4	串口 4 数据发送	3.3V	O	
	108	PE3	PE3	GPIO	3.3V	I/O	
	109	UART4_RX	PE5	串口 4 数据接受	3.3V	I	
	110	PE1	PE1	GPIO	3.3V	I/O	
	111	PE0	PE0	GPIO	3.3V	I/O	
	112	GND	/		0V		
	113	USB0-DP	USB0-DP	USB0 正极信号	/	A I/O	
	114	USB0-DM	USB0-DM	USB0 负极信号	/	A I/O	
	115	GND	/		0V		
	116	USB1-DP	USB1-DP	USB1 正极信号	0V	A I/O	
	117	USB1-DM	USB1-DM	USB1 负极信号	/	A I/O	
	118	GND	/		0V		
	119	GND	/		0V		
	120	PD1	PD1	GPIO	3.3V	I/O	
	121	PD0	PD0	GPIO	3.3V	I/O	
	122	GND	/		0V		



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	123	PD3	PD3	GPIO	3.3V	I/O	
	124	PD2	PD2	GPIO	3.3V	I/O	
	125	GND	/		0V		
	126	PD5	PD3	GPIO	3.3V	I/O	
	127	PD4	PD2	GPIO	3.3V	I/O	
	128	GND	/		0V		
	129	PD7	PD7	GPIO	3.3V	I/O	
	130	PD6	PD6	GPIO	3.3V	I/O	
	131	GND	/		0V		
	132	PD9	PD9	GPIO	3.3V	I/O	
	133	PD8	PD8	GPIO	3.3V	I/O	
	134	GND	/		0V		
	135	PD11	PD11	GPIO	3.3V	I/O	
	136	PD10	PD10	GPIO	3.3V	I/O	
	137	GND	/		0V		
	138	PD13	PD13	GPIO	3.3V	I/O	
	139	PD12	PD12	GPIO	3.3V	I/O	
	140	GND	/		0V		
	L1	AVCC	AVCC	内部音频参考电平	1.8V	O	
	L2	LRADC	LRADC	低速率模数转换器	1.8V	AI	上拉到 1.8V
	L3	GPADC1	GPADC1	通用 ADC 输入	1.8V	AI	
	L4	NC					
	L5	GND	/		0V		
	L6	MIC-DET	MIC	耳机 MIC 检测	3.3V	I	没有上下拉
	L7	MICIN1P	MICP	麦克风正极差分输入	3.3V	I	
	L8	MICIN1N	MICN	麦克风负极差分输入	3.3V	I	
	L9	MICIN2P	MICP	麦克风正极差分输入	3.3V	I	
	L10	MICIN2N	MICN	麦克风负极差分输入	3.3V	I	
	L11	LINEOUTLP	LINE	Lineout 左通道正差分输出	1.8V	O	
	L12	LINEOUTLN	LINE	Lineout 左通道负差分输出	1.8V	O	
	L13	HP-DET	JACK	耳机检测引脚	1.8V	I	
	L14	LINEOUTRP	LINE	Lineout 右通道正差分输出	1.8V	O	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	L15	LINEOUTRN	LINE	Lineout 右通道负差分输出	1.8V	O	
	L16	MBIAS	Main	主麦克风的第一偏置电压输出	1.8V	O	
	L17	HBIAS	Headset	耳机麦克风第二偏置电压输出	1.8V	O	
	L18	NC					
	L19	GND	/		0V		
	L20	GND	/		0V		
	L21	GND	/		0V		
	L22	GND	/		0V		
	L23	GND	/		0V		
	L24	GND	/		0V		
	L25	GND	/		0V		
	L26	GND	/		0V		
	L27	GND	/		0V		
	L28	GND	/		0V		
	L29	PE17	PE17	GPIO	3.3V	I/O	
	L30	PE16	PE16	GPIO	3.3V	I/O	
	L31	PE14	PE14	GPIO	3.3V	I/O	
	L32	PE15	PE15	GPIO	3.3V	I/O	
	L33	GND	/		0V		
	L34	GND	/		0V		
	L35	GND	/		0V		
	L36	GND	/		0V		
	L37	GND	/		0V		
	L38	PC0	PC0	GPIO	3.3V	I/O	
	L39	PC1	PC1	GPIO	3.3V	I/O	
	L40	NC					
	L41	GND	/		0V		
	L42	PB8	PB8	GPIO	3.3V	I/O	
	L43	PB0	PB0	GPIO	3.3V	I/O	
	L44	PB12	PB12	GPIO	3.3V	I/O	
	L45	PB1	PB1	GPIO	3.3V	I/O	
	L46	PB9	PB9	GPIO	3.3V	I/O	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	L47	PB11	PB11	GPIO	3.3V	I/O	
	L48	PB10	PB10	GPIO	3.3V	I/O	
	L49	GND	/		0V		
	L50	FEL	Boot	强制烧录引脚	3.3V	I	

表 3-1 MYC-YT113i 核心板 Pin List



4. 电气特性

4.1. 主要电源 (VDD_5V)

MYC-YT113i 核心板的主要供电电源是 VDD_5V，对应邮票孔 SMD 焊盘的 PIN68-70 引脚。为了保证正常工作，底板必须提供 $5V \pm 5\%$ 的电压，1A 左右的电流，并确保供电电路的输出能力可以满足核心板的功耗。本章节已列出了各条件下核心板的功耗和电流，在设计供电电路时请预留合适的余量。

电源网络	描述	推荐电压值
VDD_5V	主要供应电压, 5V 输入, 2A	5V
VDD_3V3	3.3V 输出, 500mA	3.3V

表 4-1 外部输入输出电压

4.2. 电源功耗

工作条件	电源电压(V)	平均电流(A)	总功耗 (W)
no-load 阶段	5	0.104	0.52
Full-load 阶段 (ENET*1+USB*2+Type-C*1+ SD Card*1+aging)	5	0.172	0.86
mem 休眠状态 (echo mem)	5	0.024	0.12
freeze 休眠状态 (echo freeze)	5	0.064	0.32

表 4-2 电源功耗参数



4.3. GPIO 直流特性

参数	标号	最小值	推荐值	最大值	单位	说明
高电平输入电压	V_{IH}	$0.7 \cdot V_{CCIO}$	—	$V_{CCIO} + 0.3$	V	—
低电平输入电压	V_{IL}	-0.3	—	$0.3 \cdot V_{CCIO}$	V	—
高电平输出电压	V_{OH}	$V_{CCIO} - 0.3$	—	V_{CCIO}	V	—
低电平输出电压	V_{OL}	0	—	0.2	V	—

表 4-3 I/O 直流特性



5. 系统必要电路设计

5.1. Boot 配置电路

使用 MYC-YT113i 核心板，设计底板时无需关注启动位配置。SD 卡有插卡且卡里面已经烧录了镜像，开发板会优先从 SD 卡引导启动。拔除 Micro SD 卡后，开发板可以从 eMMC 启动。

5.2. 烧写固件电路

MYC-YT113i 核心板推荐使用 Micro SD 卡电路进行核心板的烧写、更新固件，信号接口推荐使用 SMHC0，请参考第 6.1 章节部分。

5.3. Debug 电路

MYC-YT113i 核心板推荐使用 UART 接口电路，对核心板进行调试软件程序，信号接口推荐使用 UART5，具体请参考第 6.2 章节部分。

5.4. 复位电路

使用 MYC-YT113i 核心板，SYS-RST-IN 信号由核心板的 PIN 73 引脚引出，用于核心板的硬件系统复位输入信号，3.3V 电平逻辑，在核心板已经有 100Kohm 上拉电阻。



6. 接口说明

6.1. SD 接口

MYC-YT113i 核心板中搭载了 3 路 SD/MMC 接口, SMHC0、SMHC1 和 SMHC2。SMHC0 通常用于设计 Micro SD 卡信号; SMHC2 在核心板已经用于连接 EMMC 信号; SMHC1 由于管脚复用, 用于给 RGMII 网口使用。

6.1.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	54	SDC0-D0	SDC0-D0	SD 卡数据信号	3.3V	I/O	
	55	SDC0-D1	SDC0-D1	SD 卡数据信号	3.3V	I/O	
	56	SDC0-CMD	SDC0-CMD	SD 卡命令引脚	3.3V	O	
	57	SDC0-D3	SDC0-D3	SD 卡数据信号	3.3V	I/O	
	58	SDC0-D2	SDC0-D2	SD 卡数据信号	3.3V	I/O	
	59	SDC0-DET	SDC0-DET	SD 卡检测引脚	3.3V	O	
	61	SDC0-CLK	SDC0-CLK	SD0 时钟信号	3.3V	O	

表 6-1 SD/MMC 接口 PIN 定义



6.2. UART 接口

MYC-YT113i 核心板处理器拥有高达 6 路串口。由于芯片的管脚复用关系，核心板默认配置了 2 路串口，UART4 和 UART5；

另外 4 路由于管脚复用成其它功能；其中 UART1、UART2、UART3 是 4 线，带有流控制（RTS 和 CTS 信号）功能。

6.2.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	105	UART5_TX	PE6	串口 5 数据发送	3.3V	O	
	106	UART5_RX	PE7	串口 5 数据接受	3.3V	I	
	107	UART4_TX	PE4	串口 4 数据发送	3.3V	O	
	109	UART4_RX	PE5	串口 4 数据接受	3.3V	I	

表 6-2 UART 接口 PIN 定义



6.3. USB 接口

MYC-YT113i 核心板中提供 2 路 USB2.0, USB0 支持 HOST、Device 模式, USB1 仅支持 HOST 模式。

6.3.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	113	USB0-DP	USB0-DP	USB0 正极信号	/	A I/O	
	114	USB0-DM	USB0-DM	USB0 负极信号	/	A I/O	
	116	USB1-DP	USB1-DP	USB1 正极信号	/	A I/O	
	117	USB1-DM	USB1-DM	USB1 负极信号	/	A I/O	

表 6-3 USB 接口 PIN 定义



6.4. CAN 接口

MYC-YT113i 核心板中最大有 2 路 CAN 接口。由于引脚复用关系，核心板上默认配置了一路 CAN0 总线接口，如果要使用更多的 CAN 总线接口，请查询芯片手册或者 Pin List，并且修改驱动中的引脚配置。

6.4.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	15	CAN0-TX	CAN0	CAN0 数据发送	3.3V	O	
	16	CAN0-RX	CAN0	CAN0 数据接受	3.3V	I	

表 6-4 CAN 接口 PIN 定义



6.5. Ethernet 接口

MYC-YT113i 核心板中引出了 1 路 RGMII 信号。当用户设计底板电路，需设计以太网 PHY 电路，RJ45 部分的电路即可。CPU 以太网接口仅支持 RGMII 及 RMII 两种。可以在 TXCLK 和 RXCLK 之间并联一个 4.7pF 的电容，减低辐射。

6.5.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	76	PG3	RGMII-TXCK	网口 TX 时钟信号	3.3V	O	
	78	PG14	RGMII-MDC	网口 MDIO 时钟	3.3V	O	
	79	PG15	RGMII-MDIO	网口 MDIO 数据信号	3.3V	I/O	
	80	PG4	RGMII-TXD0	网口数据发送信号	3.3V	O	
	81	PG5	RGMII-TXD1	网口数据发送信号	3.3V	O	
	82	PG12	RGMII-TXCTL	网口数据发送控制引脚	3.3V	O	
	83	PG7	RGMII-TXD3	网口数据发送信号	3.3V	O	
	84	PG6	RGMII-TXD2	网口数据发送信号	3.3V	O	
	86	PG9	RGMII-RXD3	网口数据接受信号	3.3V	I	
	87	PG8	RGMII-RXD2	网口数据接受信号	3.3V	I	
	88	PG10	RGMII-RXCK	网口 RX 时钟信号	3.3V	I	
	90	PG0	RGMII-RXCTL	网口数据接受控制引脚	3.3V	I	
	91	PG2	RGMII-RXD1	网口数据接受信号	3.3V	I	
	92	PG1	RGMII-RXD0	网口数据接受信号	3.3V	I	

表 6-5 Ethernet 接口 PIN 定义



6.6. LVDS 接口

MYC-YT113i 核心板中有 2 路 LVDS 显示输出接口。其中 LVDS0 支持单路 LVDS 接口显示；支持双路 LVDS0+LVDS1 显示接口。

6.6.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	120	PD1	LVDS0-V0N	LVDS0 差分数据 0-	3.3V	I/O	
	121	PD0	LVDS0-D0P	LVDS0 差分数据 0+	3.3V	I/O	
	123	PD3	LVDS0-V1N	LVDS0 差分数据 1-	3.3V	I/O	
	124	PD2	LVDS0-D1P	LVDS0 差分数据 1+	3.3V	I/O	
	126	PD5	LVDS0-V2N	LVDS0 差分数据 2-	3.3V	I/O	
	127	PD4	LVDS0-D2P	LVDS0 差分数据 2+	3.3V	I/O	
	129	PD7	LVDS0-CKN	LVDS0 差分时钟-	3.3V	I/O	
	130	PD6	LVDS0-CKP	LVDS0 差分时钟+	3.3V	I/O	
	132	PD9	LVDS0-V3N	LVDS0 差分数据 3-	3.3V	I/O	
	133	PD8	LVDS0-D3P	LVDS0 差分数据 3+	3.3V	I/O	
	135	PD11	LVDS1-V0N	LVDS1 差分数据 0-	3.3V	I/O	
	136	PD10	LVDS1-D0P	LVDS1 差分数据 0+	3.3V	I/O	
	138	PD13	LVDS1-V1N	LVDS1 差分数据 1-	3.3V	I/O	
	139	PD12	LVDS1-D1P	LVDS1 差分数据 1+	3.3V	I/O	
	2	PD14	LVDS1-V2N	LVDS1 差分数据 2-	3.3V	I/O	
	3	PD15	LVDS1-D2P	LVDS1 差分数据 2+	3.3V	I/O	
	5	PD16	LVDS1-CKN	LVDS1 差分时钟-	3.3V	I/O	
	6	PD17	LVDS1-CKP	LVDS1 差分时钟+	3.3V	I/O	
	8	PD18	LVDS1-V3N	LVDS1 差分数据 3-	3.3V	I/O	
	9	PD19	LVDS1-D3P	LVDS1 差分数据 3+	3.3V	I/O	

表 6-6 RGB 接口 PIN 定义



6.7. I2C 接口

MYC-YT113i 核心板处理器最大支持 4 路 I2C (TWI) 总线，其中 I2C3 用于核心板中 E2PROM 芯片，同时也将 I2C3 引出到核心板接口，核心板上默认配置了 2 路 I2C 总线接口，I2C1 和 I2C3。

如果要使用更多的 I2C 总线接口，请查询芯片手册或者 Pin List，并且修改驱动中的引脚配置。

6.7.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	11	TWI3_SCK	TWI3	TWI3 时钟	3.3V	O	
	12	TWI3_SDA	TWI3	TWI3 数据	3.3V	I/O	
	13	TWI1_SDA	TWI1	TWI1 数据	3.3V	I/O	
	17	TWI1_SCK	TWI1	TWI1 时钟	3.3V	O	

表 6-7 I2C 接口 PIN 定义



6.8. Audio 接口

MYC-YT113i 核心板中内部包含模拟音频 CODE-C 接口，可以提供 1 路 HPOUT L/R 接口，一路 LINEOUT L/R，3 路 MICIN3 P/N，1 路 LINEIN L/R，1 路 FMIN L/R。

6.8.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	19	MICN	MICN	麦克风正极差分输入	3.3V	I	
	20	MICP	MICP	麦克风负极差分输入	3.3V	I	
	22	FMINR	FMINR	FMIN 右声道输入	3.3V	I	
	23	FMINL	FMINL	FMIN 左声道输入	3.3V	I	
	25	LINEINR	LINEINR	LINEIN 右声道输入	3.3V	I	
	26	LINEINL	LINEINL	LINEIN 左声道输入	3.3V	I	
	29	HPOUTR	HPOUTR	耳机右声道输出	3.3V	O	
	30	HPOUTL	HPOUTL	耳机左声道输出	3.3V	O	
	31	HPOUTFB	HPOUTFB	耳机差分接地参考	3.3V	I/O	
	L6	MIC-DET	MIC	耳机 MIC 检测	3.3V	I	No Pull Up
	L7	MICIN1P	MICP	麦克风正极差分输入	3.3V	I	
	L8	MICIN1N	MICN	麦克风负极差分输入	3.3V	I	
	L9	MICIN2P	MICP	麦克风正极差分输入	3.3V	I	
	L10	MICIN2N	MICN	麦克风负极差分输入	3.3V	I	
	L11	LINEOUTLP	LINEOUTLP	Lineout 左通道正差分输出	3.3V	O	
	L12	LINEOUTLN	LINEOUTLN	Lineout 左通道负差分输出	3.3V	O	
	L13	HP-DET	HP-DET	耳机检测引脚	1.8V	I	
	L14	LINEOUTRP	LINE	Lineout 右通道正差分输出	1.8V	O	
	L15	LINEOUTRN	LINE	Lineout 右通道负差分输出	1.8V	O	
	L16	MBIAS	Main	主麦克风的第一偏置电压输出	1.8V	O	
	L17	HBIAS	Headset	耳机麦克风第二偏置电压输出	1.8V	O	

表 6-8 Audio 接口 PIN 定义



6.9. ADC 接口

MYC-YT113i 核心板支持 2 路 GPADC 和 4 路 TPADC、1 路 LRADC。GPADC 具有 12 位分辨率，最大 1Mhz 采样率，支持的信号输入范围 0~1.8V。TPADC 最高支持 12 位分辨率，采样率支持 1Mhz，TPADC 支持的输入信号范围 0~1.8V。LRADC 具有 6 位分辨率，最大 2Khz 采样率，支持的信号输入范围 0~1.266V，LRADC 已引出但没有具体使用。

6.9.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	L2	LRADC	LRADC	低速率模数转换器	1.8V	AI	
	L3	GPADC1	GPADC1	ADC 输入	1.8V	AI	
	36	GPADC0	GPADC0	ADC 输入	1.8V	AI	
	37	TP-X1	TP-X1	触摸屏输入	1.8V	AI	
	38	TP-X2	TP-X2	触摸屏输入	1.8V	AI	
	39	TP-Y1	TP-Y1	触摸屏输入	1.8V	AI	
	40	TP-Y2	TP-Y2	触摸屏输入	1.8V	AI	

表 6-9 ADC 引脚定义



7. 封装信息

7.1. 机械尺寸

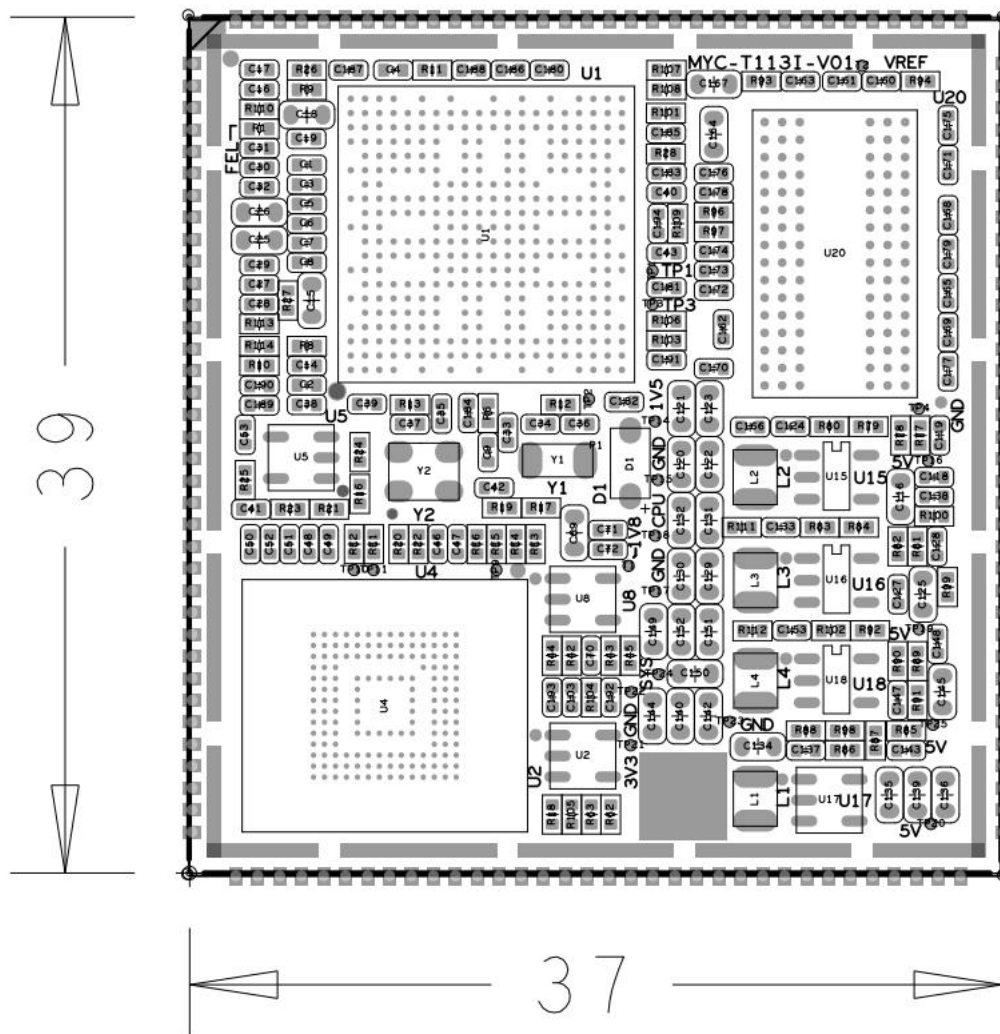


图 7-1 MYC-YT113i 核心板俯视图



图 7-2 MYC-YT113i 核心板侧视图



7.2. 核心板 PCB 要求

- a) 推荐 PCB 厚度至少 1.6mm，注意覆铜的均衡，如过炉出现 PCB 变形，建议使用载具固定过炉。
- b) 为保证贴装和上锡质量，请确保 PCB 上模块与其它元器件之间的距离至少 3mm。
- c) 推荐使用米尔电子提供的 PCB 封装。



8. 贴装和储存要求

8.1. 钢网设计

- a) 邮票孔焊盘钢网开孔要求是建议焊盘内部回缩 10%，外扩 20%，厚度 0.18mm 阶梯。

8.2. 储存要求

模块以真空密封的形式出货，存储需按以下条件操作：

- b) 环境温度低于 40℃，空气湿度小于 90%的情况下，真空密封袋可存放 12 个月。
- c) 当真空密封袋打开后，在环境温度低于 30℃，空气湿度小于 10%，72 小时内可直接进行回流焊。

注：如未能达到以上条件，在贴片前应进行烘烤。

8.3. 烘烤方式

由于模块包装材料无法承受高温，如有需要，请从以下 2 种方式中选择 1 种进行烘烤，避免影响模块焊接质量。

- a) 原包装烘烤：烘烤温度为 40 ~ 60℃，时间为 5 ~ 7 天。
- b) 转移至耐高温料盘烘烤：烘烤温度为 100 ~ 120，烘烤时间为 48 小时以上。

8.4. 焊接工艺

- a) 如果待贴片底板是双面器件布局，建议把核心板的贴片工序放在最后一个阶段。
- b) 建议预热区域（160 ~ 200℃）的时间设置为 60 ~ 120 秒。
- c) 推荐回流焊的温度在 235 ~ 245℃，最高不可超过 250℃，回流时间建议控制在 40 ~ 60 秒。
- d) 推荐温度上升速度为 1 ~ 3℃/秒，温度下降速度为 2 ~ 4℃/秒。



附录一 免责声明

本产品手册（以下简称“手册”）发布时，会尽可能的完全与正确。内容若有变动，恕不另行通知。本手册例子中所用公司、人名和数据若非特别声明，均属虚构。

未得到深圳市米尔电子有限公司（简称“米尔电子”）明确的书面许可，不得为任何目的、以任何形式或手段（电子的或机械的）复制或传播手册的任何部分。

深圳市米尔电子有限公司 版权所有



附录二 联系我们

深圳市米尔电子有限公司

销售邮箱: sales.cn@myirtech.com

公司网址: www.myir-tech.com

深圳总部

联系电话: 0755- 25622735 / 17324413392

公司地址: 深圳市龙岗区坂田街道发达路云里智能园 2 栋 6 楼 604 室

生产基地

电话: 0755-21015844

地址: 深圳市龙华区观澜街道大富工业区圣建利工业园 C 栋厂房 2 楼

武汉研发中心

电话: 027-59621648

地址: 武汉东湖新技术开发区关南园一路 20 号当代科技园 4 号楼 1601 号

上海办事处

联系电话: 021-62087019

地址: 上海市浦东新区金吉路 778 号浦发江程广场 1 号楼 805 室

北京办事处

联系电话: 010-84675491 / 13316862895

地址: 北京市大兴区荣华中路 8 号院力宝广场 10 号楼 901 室

附录三 技术支持说明

MYIR 的理念是“专业服务助力开发者成功”。

为了协助客户更加快速高效地使用我公司产品, MYIR 通过各地办事处提供完善周到的技术支持服务。

➤ 产品开发资料:

- MYIR 的所有开发板都提供配套资料光盘, 资料光盘内容一般涉及如下内容:
- 产品使用手册
- 产品原理图(PDF 格式)
- 完整的例程代码、BSP 包
- 板载主要芯片技术手册
- 相应开发工具链 (GNU 工具或 MDK 等第三方工具评估板)

➤ 技术支持范围

MYIR 对所销售的产品提供 6 个月的免费技术支持服务, 技术支持服务范围:

- 所购买产品的软硬件资源, 硬件保修
- 协助客户正确地使用和调试光盘类容中提供的例程代码
- 客户对于产品文档, 操作、嵌入式软硬件平台使用的问题

由于嵌入式开发的特殊性, 以下情况不在我们的免费技术支持服务范围, 将根据情况酌情处理:



- 用户自行开发中遇到的软硬件问题，对硬件的修改和造成损坏
- 用户自行裁减编译运行嵌入式操作系统遇到的问题
- 用户自己在平台中自行开发、修改的程序
- 修改光盘的软件代码遇到的问题

如需了解米尔电子更多产品，请参阅米尔电子网站，致电或电邮我们，感谢您对我公司产品的关

注！

