

# MYC-YT113X 产品手册



**版本：V1.0**

**日期：2023 年 05 月 18 日**

**深圳市米尔电子有限公司**

## 版本历史

版本	作者	参与者	日期	备注
V1.0	Dana		20230518	正式发布



## 目 录

1. 概述 .....	4
2. 产品介绍 .....	6
2.1. 芯片说明 .....	6
2.2. 核心板主要参数 .....	10
2.3. 系统框图 .....	11
2.4. 标准型号 .....	12
3. 引脚描述 .....	14
3.1. 引脚示意图 .....	14
3.2. 核心板引脚对照表 .....	16
4. 电气特性 .....	21
4.1. 主要电源 (VDD_5V) .....	21
4.2. 电源功耗 .....	21
4.3. GPIO 直流特性 .....	22
5. 系统配置和启动 .....	23
6. 接口说明 .....	24
6.1. SD 接口 .....	24
6.1.1. 引脚定义 .....	24
6.2. UART 接口 .....	25
6.2.1. 引脚定义 .....	25
6.3. USB 接口 .....	26
6.3.1. 引脚定义 .....	26
6.4. CAN 接口 .....	27
6.4.1. 引脚定义 .....	27
6.5. Ethernet 接口 .....	28
6.5.1. 引脚定义 .....	28
6.6. LVDS 接口 .....	29
6.6.1. 引脚定义 .....	29
6.7. I2C 接口 .....	30



6.7.1. 引脚定义.....	30
6.8. Audio 接口.....	31
6.8.1. 引脚定义.....	31
6.9. ADC 接口.....	32
6.9.1. 引脚定义.....	32
7. 封装信息.....	33
7.1. 机械尺寸.....	33
7.2. 核心板 PCB 要求.....	34
8. 贴装和储存要求.....	35
8.1. 钢网设计.....	35
8.2. 储存要求.....	35
8.3. 烘烤方式.....	35
8.4. 焊接工艺.....	35
附录一 联系我们.....	36
深圳总部.....	36
生产基地.....	36
武汉研发中心.....	36
华北地区.....	36
华东地区.....	36
销售联系方式.....	36
技术支持联系方式.....	36
附录二 售后服务与技术支持.....	37
产品返修.....	37
维修周期.....	37
维修费用.....	37
运输费用.....	37



# 1. 概述

全志 T113-S3 是一款先进的应用处理器，专为汽车和工业控制市场而设计。T113-S3 集成了双核 Cortex™-A7 CPU 和单核 HiFi4 DSP，提供高效的计算能力。T113-S3 支持 H.265、H.264、H.263、MPEG-1/2/4、JPEG 等全格式解码，编码器可以编码为 JPEG 或 MJPEG 格式，高达 1080@60fps。T113-S3 处理器具有丰富的接口 RGB\*1、LVDS \* 2、MIPI DSI\*1、Parallel CSI\*1、DAC\*2、ADC\*3、I2S/PCM\*2、USB\*2、SDIO\*3、Ethernet\*1、TWI\*4、UART\*6、SPI\*2、PWM\*8、GPADC\*1、TPADC\*4、CAN\*2 等。

米尔电子基于全志 T113-S3 芯片作为主处理器推出了全新的核心板系列：MYC-YT113X。MYC-YT113X 拥有良好的软件开发环境，内核支持开源操作系统 Linux。该处理器是一款专为汽车和工业应用等领域进行智能控制和人机界面设计的双核 Cortex-A7 处理器，具有较高的性价比，适合入门级的 Linux 嵌入式 ARM 应用。同时内置 DDR3 可以简化硬件设计缩短研发周期。

产品介绍链接：<https://www.myr-tech.com/product/myc-YT113x.htm>

资料下载链接：<http://down.myr-tech.com/MYD-YT113X/>





图 1-1 MYC-YT113X 核心板

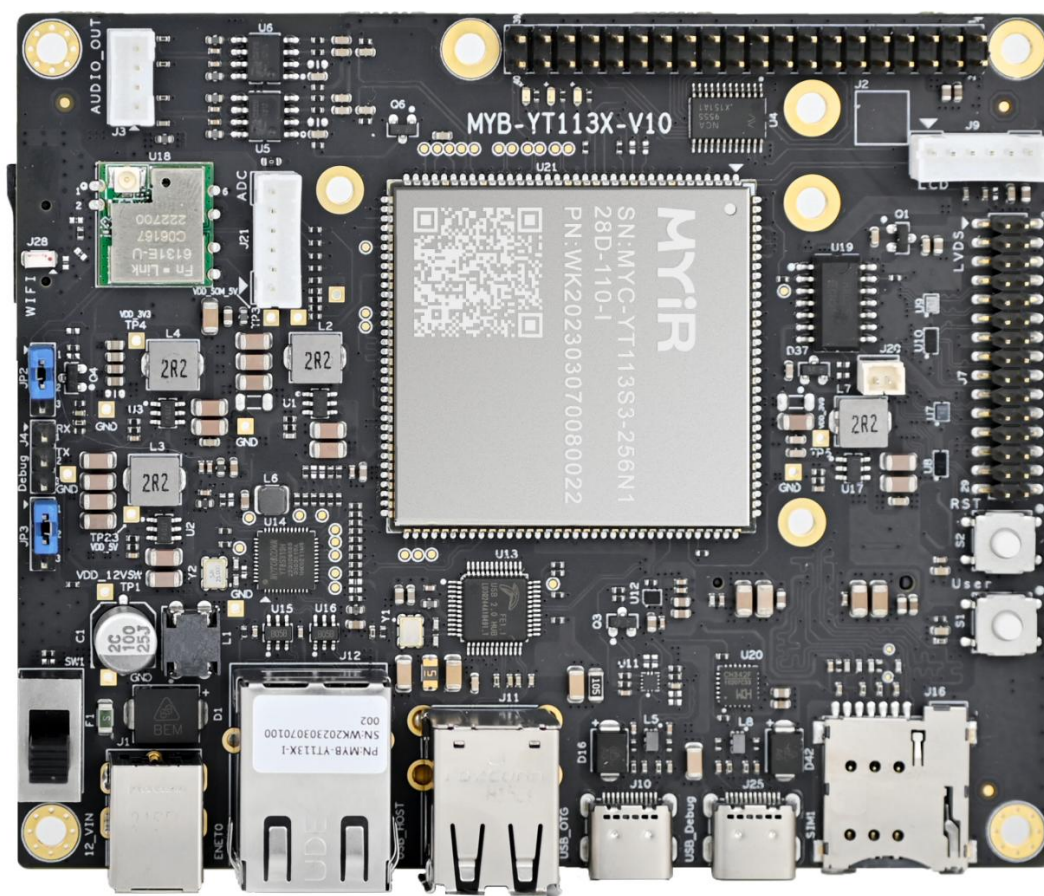


图 1-2 MYD-YT113X 评估板





## 2. 产品介绍

MYC-YT113X 核心板采用高密度高速电路板设计，在大小为 37mm\*39mm 的板卡上集成了 T113-S3、eMMC/SPI Flash、E2PROM、分立电源等电路。

MYC-YT113X 系列核心板包含 2 种标准产品型号：它们在存储配置方面有一些差异，客户可根据需求自行选择合适的型号。产品型号间的差异，请参见 2.4 章节的说明。

### 2.1. 芯片说明

T113-S3 集成了双核 Cortex™-A7 CPU 和单核 HiFi4 DSP，提供高效的计算能力，专为汽车和工业应用等领域进行智能控制和人机界面而设计。

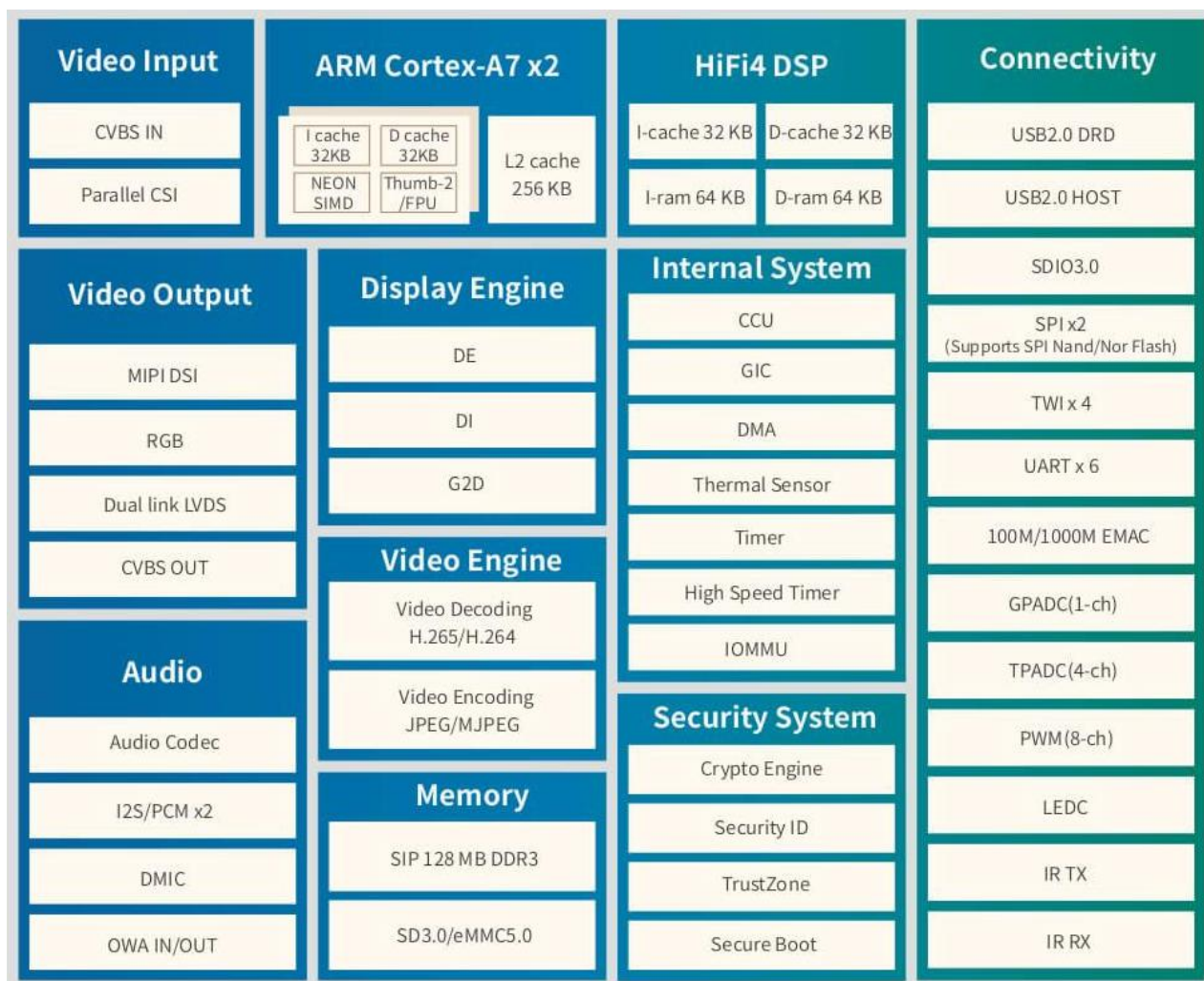


图 2-1 T113-S3 资源框图



资源	参数描述
CPU	<ul style="list-style-type: none"> <li>● Dual-Core ARM Cortex-A7</li> <li>● 32 KB L1 1-cache + 32 KB L1 D-cache per core, and 256 KB L2 cache</li> </ul>
DSP	<ul style="list-style-type: none"> <li>● HiFi4</li> <li>● 32 KB L1 1-cache and 32 KB L1 D-cache</li> <li>● 64 KB I-ram and 64 KB D-ram</li> </ul>
外部存储	<p><b>Three SD/MMC host controller (SMHC) interfaces</b></p> <ul style="list-style-type: none"> <li>● The SMHCO controls the devices that comply with the protocol Secure Digital Memory (SD mem-version3.0)</li> <li>● The SMHC1 controls the device that complies with the protocol Secure Digital I/O (SDIO-version 3.0)</li> <li>● The SMHC2 controls the device that complies with the protocol Multimedia Card (eMMC-version 5.0)</li> </ul>
视频引擎	<p><b>Video Encoder / Decoder support</b></p> <ul style="list-style-type: none"> <li>● H.265 MP@L4.1 up to 1080p@60fps</li> <li>● H.264 BP/MP/HP@L4.2 up to 1080p@60fps</li> <li>● H.263 BP up to 1080p@60fps</li> <li>● MPEG-4 SP/ASP L5.0 up to 1080p@60fps</li> <li>● MPEG-2 MP/HL up to 1080p@60fps</li> <li>● MPEG-1 MP/HL up to 1080p@60fps</li> <li>● JPEG/MJPEG up to 1080p@60fps</li> <li>● Supports input picture scaler up/down</li> </ul>
视频输入	<p><b>Parallel CSI</b></p> <ul style="list-style-type: none"> <li>● Supports 8-bit digital camera interface (RAW8/YUV422/YUV420)</li> <li>● Supports BT656,BT601 interface (YUV422)</li> <li>● Supports ITU-R BT.656 time-multiplexed format up to 2*1080p@30fps in DDR sample mode</li> <li>● Maximum pixel clock of 148.5 MHz</li> <li>● Supports de-interlacing for interlace video input</li> <li>● Supports conversion from YUV422 to YUV420, YUV422 to YUV400,YUV420 to YUV400</li> <li>● Supports horizontal and vertical flip</li> </ul> <p><b>CVBS IN</b></p> <ul style="list-style-type: none"> <li>● 2-channel CVBS input and 1-channel CVBS decoder</li> <li>● Supports NTSC and PAL format</li> </ul>





	<ul style="list-style-type: none"> <li>● Supports YUV422/YUV420 format</li> <li>● With 1 channel 3D comb filter</li> <li>● Detection for signal locked and 625 lines</li> <li>● Programmable brightness, contrast, and saturation</li> <li>● 10-bit video ADCs</li> </ul>
音频	<ul style="list-style-type: none"> <li>● Two audio digital-to-analog converter (DAC) channels</li> <li>● One audio output: One stereo headphone output: HPOUTL/R</li> <li>● Three audio analog-to-digital converter (ADC) channels</li> <li>● Three audio inputs: <ul style="list-style-type: none"> <li>- One differential microphone input: MICIN3P3N, or one single-end microphone input: MICIN3</li> <li>- One stereo LINEIN input: INEINL/R</li> <li>- One stereo FMIN input: FMINL/R</li> </ul> </li> </ul>
显示输出	<p><b>RGB and LVDS LCD</b></p> <ul style="list-style-type: none"> <li>● Supports RGB interface with DE/SYNC mode, up to 1920 x 1080@ 60fps</li> <li>● Supports serial RGB/dummy RGB interface, up to 800 x 480@60fps</li> <li>● Supports LVDS interface with dual link, up to 1920 x 1080@60fps</li> <li>● Supports LVDS interface with single link, up to 1366 x 768@60fps</li> <li>● Supports i8080 interface, up to 800 x 480@60fps</li> <li>● Supports BT656 interface for NTSC and PAL</li> <li>● RGB666 and RGB565 with dither function</li> <li>● Gamma correction with R/G/B channel independence</li> </ul> <p><b>MIPI DSI</b></p> <ul style="list-style-type: none"> <li>● Compliance with MIPI DSI V1.01</li> <li>● Supports 4-lane MIPI DSI, up to 1920 x 1200@60fps</li> <li>● Supports non-burst mode with sync pulse/sync event and burst mode</li> <li>● Supports pixel format: RGB888, RGB666, RGB666 loosely packed and RGB565</li> <li>● Supports continuous and non-continuous lane clock modes</li> <li>● Supports bidirectional communication of all generic commands in LP through data lane 0</li> <li>● Supports low power data transmission</li> <li>● Supports ULPS and escape modes</li> </ul>
安全系统	<p><b>Crypto Engine (CE)</b></p> <ul style="list-style-type: none"> <li>● Supports Symmetrical algorithm for encryption and decryption: AES, DES, TDES</li> <li>● Supports Hash algorithm for tamper proofing: MD5, SHA, HMAC</li> </ul>



	<ul style="list-style-type: none"> <li>● Supports Asymmetrical algorithm for signature verification: RSA</li> <li>● Supports 160-bit hardware PRNG with 175-bit seed</li> </ul>
连接	<ul style="list-style-type: none"> <li>● 2 x USB (USB2.0 OTG+USB2.0 HOST)</li> <li>● 1 x Gigabit Ethernet Interface                             <ul style="list-style-type: none"> <li>– 10/100/1000 Mbit/s Ethernet port with RGMII and RMII interfaces</li> </ul> </li> <li>● 2 x CAN Interface</li> <li>● 4 x TWI (Two Wire Interface)</li> <li>● 6 x UART</li> <li>● 2 x SPI</li> <li>● 3 x SD/MMC</li> <li>● 8 x PWM</li> <li>● 1 x GPADC</li> <li>● 4 x TPADC</li> </ul>
封装	<ul style="list-style-type: none"> <li>● eLQFP128 package</li> <li>● 14 mm x 14 mm size</li> </ul>

表 2-1 T113-S3 资源

详细资料请参考芯片手册。



## 2.2. 核心板主要参数

名称	主要参数
主控芯片系列	T113
主控芯片型号	T113-S3
内存	CPU 内置 128M DDR3
存储器	eMMC : 4GB (其它容量可选配) NAND FLASH: 256M
ARM 处理器规格	双核 A7@1.1GHz
核心板尺寸	37mm x 39mm
接口类型	邮票孔, 140PIN
PCB 板规格	6 层板设计, 沉金工艺生产

表 2-2 主要参数



## 2.3. 系统框图



图 2-2 MYC-YT113X 核心板系统框图



## 2.4. 标准型号

MYC-YT113X 系列核心板包含 2 种标准产品型号：它们在工作温度参数方面有一些差异，客户可根据需求自行选择合适的型号。针对批量要求，米尔提供定制服务，可以选配核心板参数。

型号 规格	MYC-YT113S3-4E128D-110-I	MYC-YT113S3-256N128D-110-I
主芯片	T113-S3	T113-S3
主芯片系列	T113	T113
内存	CPU 内置 128MB DDR3	CPU 内置 128MB DDR3
存储器	EMMC : 4GB	NAND Flash: 256MB
内核	2 x Cortex-A7	2 x Cortex-A7
主频	1.1GHz	1.1GHz
视频输出	LVDS0 x 1 LVDS0 + LVDS1 x 1 LCD x1 MIPI DSI x1	LVDS0 x 1 LVDS0 + LVDS1 x 1 LCD x1 MIPI DSI x1
Audio	HPOUTL/R x1 MICIN3N/3P x1 LINEINL/R x1 FMINL/R x1	HPOUTL/R x1 MICIN3N/3P x1 LINEINL/R x1 FMINL/R x1
Parallel CSI	1	1
uSDHC	2	2
USB	USB2.0 OTG x 1 USB2.0 Host x 1	USB2.0 OTG x 1 USB2.0 Host x 1
以太网	RGMII x 1	RGMII x 1
UART	6	6
TWI	4	4
CAN	2	2
SPI	2	2
CVBS in	2	2



CVBS out	1	1
ADC	GPADC x1 TPADC x4	GPADC x1 TPADC x4
PWM	8	8
GPIO	59	59
操作系统	Linux 5.4.61	Linux 5.4.61
供电电压	+5V	+5V
机械尺寸	37mm x 39mm	37mm x 39mm
工作温度	-40°C - +85°C	-40°C - +85°C
封装引脚数	邮票孔 (共 140 PIN)	邮票孔 (共 140 PIN)
相关认证	CE ROHS	CE ROHS

表 2-3 MYC-YT113X 核心板选型表

**注意：**蓝色背景代表核心板模组支持的接口类型；灰色背景代表其它。选型表中为核心板引出的最大资源，可能存在复用关系。





## 3. 引脚描述

### 3.1. 引脚示意图

MYC-YT113X 核心板以 SMD 贴片的形式焊接在底板，管脚是邮票孔。底板封装设计请参考 7.2 章节的说明。

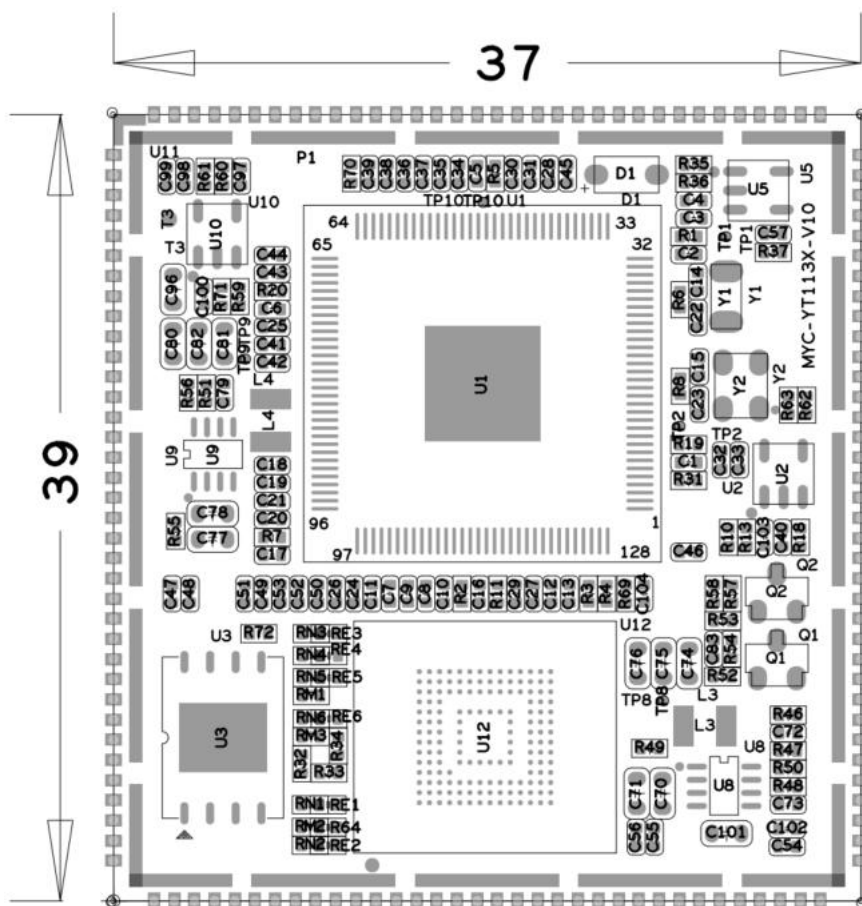


图 3-1 模块引脚图 (Top 层)



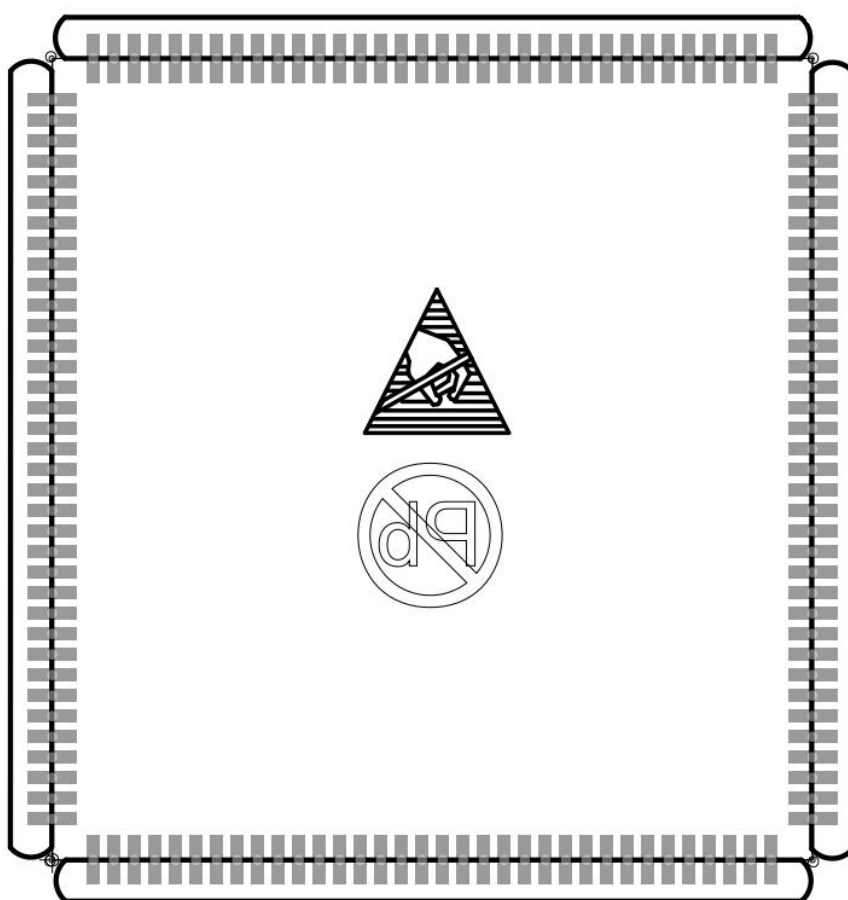


图 3-2 模块引脚图 (Bottom 层)



## 3.2. 核心板引脚对照表

MYC-YT113X 核心板接口引脚定义如下表所示，BSP 开发包的引脚功能均按下表的“默认功能”作了配置，如需改动管脚默认功能，请修改相关驱动配置代码，否则会出现驱动冲突等不确定异常情况。

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	1	GND	/		0V		
	2	PD14	PD14	GPIO	0/3.3V	I/O	
	3	PD15	PD15	GPIO	0/3.3V	I/O	
	4	GND	/		0V		
	5	PD16	PD16	GPIO	0/3.3V	I/O	
	6	PD17	PD17	GPIO	0/3.3V	I/O	
	7	GND	/		0V		
	8	PD18	PD18	GPIO	0/3.3V	I/O	
	9	PD19	PD19	GPIO	0/3.3V	I/O	
	10	GND	/		0V		
	11	TWI3_SCK	TWI3	TWI3 clock	0/3.3V	O	
	12	TWI3_SDA	TWI3	TWI3 data	0/3.3V	I/O	
	13	TWI1_SDA	TWI1	TWI1 data	0/3.3V	I/O	
	14	GND	/		0V		
	15	CAN0-TX	CAN0	CAN0 data transmit	0/3.3V	O	
	16	CAN0-RX	CAN0	CAN0 data receive	0/3.3V	I	
	17	TWI1_SCK	TWI1	TWI1 clock	0/3.3V	O	
	18	AGND	/		0V		
	19	MICN	MICN	Microphone Differential - Input 3	0~3.3V	I	
	20	MICP	MICP	Microphone Differential + Input 3	0~3.3V	I	
	21	AGND	/		0V		
	22	FMINR	FMINR	FMIN Right Input	0~3.3V	I	
	23	FMINL	FMINL	FMIN Left Input	0~3.3V	I	
	24	AGND	/		0V		
	25	LINEINR	LINEINR	LINEIN Right Single-End Input	0~3.3V	I	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	26	LINEINL	LINEINL	LINEIN Left Single-End Input	0~3.3V	I	
	27	AGND	/		0V		
	28	NC	/		/		
	29	HPOUTR	HPOUTR	Headphone Right Output	0~3.3V	O	
	30	HPOUTL	HPOUTL	Headphone Light Output	0~3.3V	O	
	31	HPOUTFB	HPOUTFB	Pseudo Differential Headphone Ground Reference	0~3.3V	I	
	32	AGND	/		0V		
	33	TV-IN0	TV-IN0	TV CVBS Input 0	1.8V	I	
	34	TV-IN1	TV-IN1	TV CVBS Input 1	1.8V	I	
	35	AGND	/		0V		
	36	GPADC0	GPADC0	ADC input	0V~1.8V	I	
	37	TP-X1	TP-X1	Touch panel X1 input	0V~1.8V	I	
	38	TP-X2	TP-X2	Touch panel X2 input	0V~1.8V	I	
	39	TP-Y1	TP-Y1	Touch panel Y1 input	0V~1.8V	I	
	40	TP-Y2	TP-Y2	Touch panel Y1 input	0V~1.8V	I	
	41	AGND	/		0V		
	42	TV-OUT	TV-OUT	TV CVBS Output	0~3.3V	O	
	43	AGND	/		0V		
	44	NC	/		/		
	45	CARRIER_PWR_EN	/	External EN Output	3.3V	O	
	46	PD20	PD20	GPIO	0/3.3V	I/O	
	47	PD21	PD21	GPIO	0/3.3V	I/O	
	48	PD22	PD22	GPIO	0/3.3V	I/O	
	49	NC	/		/		
	50	NC	/		/		
	51	GND	/		0V		
	52	PG11	PG11	GPIO	0/3.3V	I/O	
	53	PG13	PG13	GPIO	0/3.3V	I/O	
	54	SDC0-D0	SDC0-D0	SD0 data 0	0/3.3V	I/O	
	55	SDC0-D1	SDC0-D1	SD0 data 1	0/3.3V	I/O	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	56	SDC0-CMD	SDC0-CMD	SD0 command	0/3.3V	O	
	57	SDC0-D3	SDC0-D3	SD0 data 3	0/3.3V	I/O	
	58	SDC0-D2	SDC0-D2	SD0 data 2	0/3.3V	I/O	
	59	SDC0-DET	SDC0-DET	SD0 card detect	0/3.3V	O	
	60	GND	/		0V		
	61	SDC0-CLK	SDC0-CLK	SD0 CLK	0/3.3V	O	
	62	GND	/		0V		
	63	VDD_SOM_3V 3OUT	/	Power 3.3V out	3.3V	O	3.3V output, 2A
	64	NC	/		/		
	65	GND	/		0V		
	66	GND	/		0V		
	67	GND	/		0V		
	68	VDD_5V	/	Power 5V In	5V	I	
	69	VDD_5V	/	Power 5V In	5V	I	
	70	VDD_5V	/	Power 5V In	5V	I	
	71	CLK24M_OUT	CLK24M_OUT	Digital Compensated Crystal Oscillator Clock Fanout	0/3.3V	O	
	72	SYS-RST-OUT	SYS-RST-OUT	System reset	0/3.3V	I	
	73	SYS-RST-IN	SYS-RST-IN	Hardware system reset	0/3.3V	I	
	74	WDI	/	watchdog detection	0/3.3V	I	
	75	GND	/		0V		
	76	PG3	RGMII-TXCK	ETH0 Send clock	0/3.3V	O	
	77	GND	/		0V		
	78	PG14	RGMII-MDC	ETH0 MDIO clock	0/3.3V	O	
	79	PG15	RGMII-MDIO	ETH0 MDIO data	0/3.3V	I/O	
	80	PG4	RGMII-TXD0	ETH0 Data transmit 0	0/3.3V	O	
	81	PG5	RGMII-TXD1	ETH0 Data transmit 1	0/3.3V	O	
	82	PG12	RGMII-TXCTL	ETH0 Data transmit control bit	0/3.3V	O	
	83	PG7	RGMII-TXD3	ETH0 Data transmit 3	0/3.3V	O	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	84	PG6	RGMII-TXD2	ETH0 Data transmit 2	0/3.3V	O	
	85	GND	/		0V		
	86	PG9	RGMII-RXD3	ETH0 Data Receive 3	0/3.3V	I	
	87	PG8	RGMII-RXD2	ETH0 Data Receive 2	0/3.3V	I	
	88	PG10	RGMII-RXCK	ETH0 Receive clock	0/3.3V	I	
	89	GND	/		0V		
	90	PG0	RGMII-RXCTL	ETH0 Data reception control bit	0/3.3V	I	
	91	PG2	RGMII-RXD1	ETH0 Data Receive 1	0/3.3V	I	
	92	PG1	RGMII-RXD0	ETH0 Data Receive 0	0/3.3V	I	
	93	GND	/		0V		
	94	PE10	PE10	GPIO	0/3.3V	I/O	
	95	PE11	PE11	GPIO	0/3.3V	I/O	
	96	PWM5	PE13	PWM	0/3.3V	I/O	
	97	GND	/		0V		
	98	PE2	PE2	GPIO	0/3.3V	I/O	
	99	PE12	PE12	GPIO	0/3.3V	I/O	
	100	NC	/		3.3V		
	101	PWM2	PE8	PWM	0/3.3V	I/O	
	102	PWM3	PE9	PWM	0/3.3V	I/O	
	103	NC	/		/		
	104	GND	/		0V		
	105	UART5_TX	PE6	UART5 Data transmit	0/3.3V	O	
	106	UART5_RX	PE7	UART5 Data receive	0/3.3V	I	
	107	UART4_TX	PE4	UART4 Data transmit	0/3.3V	O	
	108	PE3	PE3	GPIO	0/3.3V	I/O	
	109	UART4_RX	PE5	UART4 Data transmit	0/3.3V	I	
	110	PE1	PE1	GPIO	0/3.3V	I/O	
	111	PE0	PE0	GPIO	0/3.3V	I/O	
	112	GND	/		0V		
	113	USB0-DP	USB0-DP	USB0 Data+	/	I/O	
	114	USB0-DM	USB0-DM	USB0 Data-	/	I/O	





位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	115	GND	/		0V		
	116	USB1-DP	USB1-DP	USB1 Data+	0V	I/O	
	117	USB1-DM	USB1-DM	USB1 Data-	/	I/O	
	118	GND	/		0V		
	119	GND	/		0V		
	120	PD1	PD1	GPIO	0/3.3V	I/O	
	121	PD0	PD0	GPIO	0/3.3V	I/O	
	122	GND	/		0V		
	123	PD3	PD3	GPIO	0/3.3V	I/O	
	124	PD2	PD2	GPIO	0/3.3V	I/O	
	125	GND	/		0V		
	126	PD5	PD3	GPIO	0/3.3V	I/O	
	127	PD4	PD2	GPIO	0/3.3V	I/O	
	128	GND	/		0V		
	129	PD7	PD7	GPIO	0/3.3V	I/O	
	130	PD6	PD6	GPIO	0/3.3V	I/O	
	131	GND	/		0V		
	132	PD9	PD9	GPIO	0/3.3V	I/O	
	133	PD8	PD8	GPIO	0/3.3V	I/O	
	134	GND	/		0V		
	135	PD11	PD11	GPIO	0/3.3V	I/O	
	136	PD10	PD10	GPIO	0/3.3V	I/O	
	137	GND	/		0V		
	138	PD13	PD13	GPIO	0/3.3V	I/O	
	139	PD12	PD12	GPIO	0/3.3V	I/O	
	140	GND	/		0V		

表 3-1 MYC-YT113X 核心板 Pin List



## 4. 电气特性

### 4.1. 主要电源 (VDD\_5V)

MYC-YT113X 核心板的主要供电电源是 VDD\_5V，对应邮票孔 SMD 焊盘的 PIN68-70 引脚。为了保证正常工作，底板必须提供  $5V \pm 5\%$  的电压，1A 左右的电流，并确保供电电路的输出能力可以满足核心板的功耗。本章节已列出了各条件下核心板的功耗和电流，在设计供电电路时请预留合适的余量。

电源网络	描述	推荐电压值
VDD_5V	主要供应电压，5V 输入，1A	5V
VDD_3V3	3.3V 输出，2A	3.3V

表 4-1 外部输入输出电压

### 4.2. 电源功耗

工作条件	电源电压(V)	平均电流(A)	总功耗 (W)
no-load 阶段	5	0.108	0.54
Full-load 阶段 (ENET*1+USB*2+Type-C*1+ SD Card*1+aging)	5	0.168	0.84
mem 休眠状态 (echo mem)	5	0.02	0.1
freeze 休眠状态 (echo freeze)	5	0.076	0.38

表 4-2 电源功耗参数



### 4.3. GPIO 直流特性

参数	标号	最小值	推荐值	最大值	单位	说明
高电平输入电压	$V_{IH}$	$0.7 \cdot V_{CCIO}$	—	$V_{CCIO} + 0.3$	V	—
低电平输入电压	$V_{IL}$	-0.3	—	$0.3 \cdot V_{CCIO}$	V	—
高电平输出电压	$V_{OH}$	$V_{CCIO} - 0.3$	—	$V_{CCIO}$	V	—
低电平输出电压	$V_{OL}$	0	—	0.2	V	—

表 4-3 I/O 直流特性



## 5. 系统配置和启动

MYC-YT113X 核心板有两种配置型号 eMMC、SPI Nand Flash 版本，不需要 BOOT SELECT 引脚来配置相应的启动方式。

当用户在底板有使用 SMHC0 接口来设计 Micro SD 电路时，会优先从 SD 卡启动。



## 6. 接口说明

### 6.1. SD 接口

MYC-YT113X 核心板中搭载了 3 路 SD/MMC 接口，SMHC0、SMHC1 和 SMHC2。SMHC0 通常用于设计 Micro SD 卡信号；SMHC2 在核心板已经用于连接 EMMC / SPI Nand Flash 信号；SMHC1 由于管脚复用，用于给 RGMII 网口使用。

#### 6.1.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	54	SDC0-D0	SDC0-D0	SD0 data 0	0/3.3V	I/O	
	55	SDC0-D1	SDC0-D1	SD0 data 1	0/3.3V	I/O	
	56	SDC0-CMD	SDC0-CMD	SD0 command	0/3.3V	O	
	57	SDC0-D3	SDC0-D3	SD0 data 3	0/3.3V	I/O	
	58	SDC0-D2	SDC0-D2	SD0 data 2	0/3.3V	I/O	
	59	SDC0-DET	SDC0-DET	SD0 card detect	0/3.3V	O	
	61	SDC0-CLK	SDC0-CLK	SD0 CLK	0/3.3V	O	

表 6-1 SD/MMC 接口 PIN 定义



## 6.2. UART 接口

MYC-YT113X 核心板处理器拥有高达 6 路串口。由于芯片的管脚复用关系，核心板默认配置了 2 路串口，UART4 和 UART5；

另外 4 路由于管脚复用成其它功能；其中 UART1、UART2、UART3 是 4 线，带有流控制（RTS 和 CTS 信号）功能。

### 6.2.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	105	UART5_TX	PE6	UART5 Data transmit	0/3.3V	O	
	106	UART5_RX	PE7	UART5 Data receive	0/3.3V	I	
	107	UART4_TX	PE4	UART4 Data transmit	0/3.3V	O	
	109	UART4_RX	PE5	UART4 Data transmit	0/3.3V	I	

表 6-2 UART 接口 PIN 定义





## 6.3. USB 接口

MYC-YT113X 核心板中提供 2 路 USB2.0, USB0 支持 HOST、Device 模式, USB1 仅支持 HOST 模式。

### 6.3.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	113	USB0-DP	USB0-DP	USB0 Data+	/	I/O	
	114	USB0-DM	USB0-DM	USB0 Data-	/	I/O	
	116	USB1-DP	USB1-DP	USB1 Data+	/	I/O	
	117	USB1-DM	USB1-DM	USB1 Data-	/	I/O	

表 6-3 USB 接口 PIN 定义



## 6.4. CAN 接口

MYC-YT113X 核心板中最大有 2 路 CAN 接口。由于引脚复用关系，核心板上默认配置了一路 CAN0 总线接口，如果要使用更多的 CAN 总线接口，请查询芯片手册或者 Pin List，并且修改驱动中的引脚配置。

### 6.4.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	15	CAN0-TX	CAN0	CAN0 data transmit	0/3.3V	O	
	16	CAN0-RX	CAN0	CAN0 data receive	0/3.3V	I	

表 6-4 CAN 接口 PIN 定义



## 6.5. Ethernet 接口

MYC-YT113X 核心板中引出了 1 路 RGMII 信号。当用户设计底板电路，需设计以太网 PHY 电路，变压器隔离电路以及 RJ45 部分的电路即可。CPU 以太网接口仅支持 RGMII 及 RMII 两种。

### 6.5.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	76	PG3	RGMII-TXCK	ETH0 Send clock	0/3.3V	O	
	78	PG14	RGMII-MDC	ETH0 MDIO clock	0/3.3V	O	
	79	PG15	RGMII-MDIO	ETH0 MDIO data	0/3.3V	I/O	
	80	PG4	RGMII-TXD0	ETH0 Data transmit 0	0/3.3V	O	
	81	PG5	RGMII-TXD1	ETH0 Data transmit 1	0/3.3V	O	
	82	PG12	RGMII-TXCTL	ETH0 Data transmit control bit	0/3.3V	O	
	83	PG7	RGMII-TXD3	ETH0 Data transmit 3	0/3.3V	O	
	84	PG6	RGMII-TXD2	ETH0 Data transmit 2	0/3.3V	O	
	86	PG9	RGMII-RXD3	ETH0 Data Receive 3	0/3.3V	I	
	87	PG8	RGMII-RXD2	ETH0 Data Receive 2	0/3.3V	I	
	88	PG10	RGMII-RXCK	ETH0 Receive clock	0/3.3V	I	
	90	PG0	RGMII-RXCTL	ETH0 Data reception control bit	0/3.3V	I	
	91	PG2	RGMII-RXD1	ETH0 Data Receive 1	0/3.3V	I	
	92	PG1	RGMII-RXD0	ETH0 Data Receive 0	0/3.3V	I	

表 6-5 Ethernet 接口 PIN 定义



## 6.6. LVDS 接口

MYC-YT113X 核心板中有 2 路 LVDS 显示输出接口。其中 LVDS0 支持单路 LVDS 接口显示；支持双路 LVDS0+LVDS1 显示接口。

### 6.6.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	120	PD1	LVDS0-V0N	LVDS0 差分数据 0-	0/3.3V	I/O	
	121	PD0	LVDS0-D0P	LVDS0 差分数据 0+	0/3.3V	I/O	
	123	PD3	LVDS0-V1N	LVDS0 差分数据 1-	0/3.3V	I/O	
	124	PD2	LVDS0-D1P	LVDS0 差分数据 1+	0/3.3V	I/O	
	126	PD5	LVDS0-V2N	LVDS0 差分数据 2-	0/3.3V	I/O	
	127	PD4	LVDS0-D2P	LVDS0 差分数据 2+	0/3.3V	I/O	
	129	PD7	LVDS0-CKN	LVDS0 差分时钟-	0/3.3V	I/O	
	130	PD6	LVDS0-CKP	LVDS0 差分时钟+	0/3.3V	I/O	
	132	PD9	LVDS0-V3N	LVDS0 差分数据 3-	0/3.3V	I/O	
	133	PD8	LVDS0-D3P	LVDS0 差分数据 3+	0/3.3V	I/O	
	135	PD11	LVDS1-V0N	LVDS1 差分数据 0-	0/3.3V	I/O	
	136	PD10	LVDS1-D0P	LVDS1 差分数据 0+	0/3.3V	I/O	
	138	PD13	LVDS1-V1N	LVDS1 差分数据 1-	0/3.3V	I/O	
	139	PD12	LVDS1-D1P	LVDS1 差分数据 1+	0/3.3V	I/O	
	2	PD14	LVDS1-V2N	LVDS1 差分数据 2-	0/3.3V	I/O	
	3	PD15	LVDS1-D2P	LVDS1 差分数据 2+	0/3.3V	I/O	
	5	PD16	LVDS1-CKN	LVDS1 差分时钟-	0/3.3V	I/O	
	6	PD17	LVDS1-CKP	LVDS1 差分时钟+	0/3.3V	I/O	
	8	PD18	LVDS1-V3N	LVDS1 差分数据 3-	0/3.3V	I/O	
	9	PD19	LVDS1-D3P	LVDS1 差分数据 3+	0/3.3V	I/O	

表 6-6 RGB 接口 PIN 定义



## 6.7. I2C 接口

MYC-YT113X 核心板处理器最大支持 4 路 I2C (TWI) 总线，其中 I2C3 用于核心板中 E2PROM 芯片，同时也将 I2C3 引出到核心板接口，核心板上默认配置了 2 路 I2C 总线接口，I2C1 和 I2C3。

如果要使用更多的 I2C 总线接口，请查询芯片手册或者 Pin List，并且修改驱动中的引脚配置。

### 6.7.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	11	TWI3_SCK	TWI3	TWI3 clock	0/3.3V	O	
	12	TWI3_SDA	TWI3	TWI3 data	0/3.3V	I/O	
	13	TWI1_SDA	TWI1	TWI1 data	0/3.3V	I/O	
	17	TWI1_SCK	TWI1	TWI1 clock	0/3.3V	O	

表 6-7 I2C 接口 PIN 定义



## 6.8. Audio 接口

MYC-YT113X 核心板中内部包含模拟音频 CODE-C 接口，可以提供 1 路 HPOUT L/R 接口，1 路 MICIN3 P/N，1 路 LINEIN L/R，1 路 FMIN L/R。

### 6.8.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	29	HPOUTR	HPOUTR	Headphone Right Output	0~3.3V	O	
	30	HPOUTL	HPOUTL	Headphone Light Output	0~3.3V	O	
	31	HPOUTFB	HPOUTFB	Pseudo Differential Headphone Ground Reference	0~3.3V	I/O	
	19	MICN	MICN	Microphone Differential -Input 3	0~3.3V	I	
	20	MICP	MICP	Microphone Differential + Input 3	0~3.3V	I	
	22	FMINR	FMINR	FMIN Right Input	0~3.3V	I	
	23	FMINL	FMINL	FMIN Left Input	0~3.3V	I	
	25	LINEINR	LINEINR	LINEIN Right Single-End Input	0~3.3V	I	
	26	LINEINL	LINEINL	LINEIN Left Single-End Input	0~3.3V	I	

表 6-8 Audio 接口 PIN 定义





## 6.9. ADC 接口

MYC-YT113X 核心板支持 GPADC 和 TPADC。GPADC 具有 12 位分辨率，最大 1Mhz 采样率，支持的信号输入范围 0~1.8V。TPADC 最高支持 12 位分辨率，采样率支持 1Mhz，TPADC 支持的输入信号范围 0~1.8V。

### 6.9.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	36	GPADC0	GPADC0	ADC input	0V~1.8V	I	
	37	TP-X1	TP-X1	Touch panel X1 input	0V~1.8V	I	
	38	TP-X2	TP-X2	Touch panel X2 input	0V~1.8V	I	
	39	TP-Y1	TP-Y1	Touch panel Y1 input	0V~1.8V	I	
	40	TP-Y2	TP-Y2	Touch panel Y1 input	0V~1.8V	I	

表 6-9 ADC 引脚定义



## 7. 封装信息

### 7.1. 机械尺寸

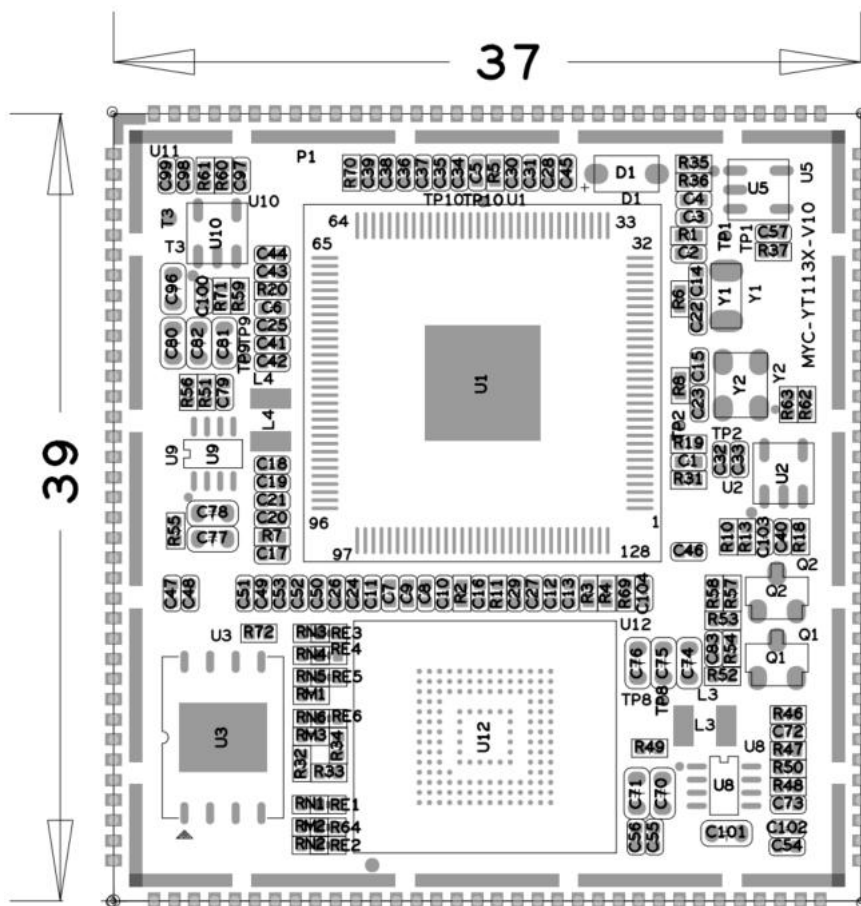


图 7-1 MYC-YT113X 核心板俯视图



图 7-2 MYC-YT113X 核心板侧视图



## 7.2. 核心板 PCB 要求

- a) 推荐 PCB 厚度至少 1.6mm，注意覆铜的均衡，如过炉出现 PCB 变形，建议使用载具固定过炉。
- b) 为保证贴装和上锡质量，请确保 PCB 上模块与其它元器件之间的距离至少 3mm。
- c) 推荐使用米尔电子提供的 PCB 封装。



## 8. 贴装和储存要求

### 8.1. 钢网设计

- a) 邮票孔焊盘钢网开孔要求是建议焊盘内部回缩 10%，外扩 20%，厚度 0.18mm 阶梯。

### 8.2. 储存要求

模块以真空密封的形式出货，存储需按以下条件操作：

- a) 环境温度低于 40℃，空气湿度小于 90% 的情况下，真空密封袋可存放 12 个月。  
b) 当真空密封袋打开后，在环境温度低于 30℃，空气湿度小于 10%，72 小时内可直接进行回流焊。

注：如未能达到以上条件，在贴片前应进行烘烤。

### 8.3. 烘烤方式

由于模块包装材料无法承受高温，如有需要，请从以下 2 种方式中选择 1 种进行烘烤，避免影响模块焊接质量。

- a) 原包装烘烤：烘烤温度为 40 ~ 60℃，时间为 5 ~ 7 天。  
b) 转移至耐高温料盘烘烤：烘烤温度为 100 ~ 120，烘烤时间为 48 小时以上。

### 8.4. 焊接工艺

- a) 如果待贴片底板是双面器件布局，建议把核心板的贴片工序放在最后一个阶段。  
b) 建议预热区域（160 ~ 200℃）的时间设置为 60 ~ 120 秒。  
c) 推荐回流焊的温度在 235 ~ 245℃，最高不可超过 250℃，回流时间建议控制在 40 ~ 60 秒。  
d) 推荐温度上升速度为 1 ~ 3℃/秒，温度下降速度为 2 ~ 4℃/秒。



# 附录一 联系我们

## 深圳总部

地址：深圳市龙岗区坂田街道发达路云里智能园 2 栋 6 楼 04 室

负责区域：广东 / 四川 / 重庆 / 湖南 / 广西 / 云南 / 贵州 / 海南 / 香港澳门

传真：0755-25532724      电话：0755-25622735

## 生产基地

地址：深圳市龙华区观澜街道大富工业区圣建利工业园 C 栋厂房 2 楼

电话：0755-21015844

## 武汉研发中心

地址：武汉东湖新技术开发区关南园一路 20 号当代科技园 4 号楼 1601 号

电话：027-59621648

## 华北地区

地址：北京市大兴区荣华中路 8 号院力宝广场 10 号楼 901 室

负责区域：北京 / 天津 / 陕西 / 辽宁 / 山东 / 河南 / 河北 / 黑龙江 / 吉林  
/ 山西 / 甘肃 / 内蒙古 / 宁夏

传真：010-64125474      电话：010-84675491

## 华东地区

地址：上海市浦东新区金吉路 778 号浦发江程广场 1 号楼 805 室

负责区域：上海 / 湖北 / 江苏 / 浙江 / 安徽 / 福建 / 江西

传真：021-62087085      电话：021-62087019

## 销售联系方式

网址：www.myir-tech.com

邮箱：sales.cn@myirtech.com

## 技术支持联系方式

电话：027-59621648

邮箱：support.cn@myirtech.com

在您通过邮件获取帮助时，请使用以下格式书写邮件标题，以便于相应开发组快速跟进并处理您的问题：  
题：[公司名称/个人--开发板型号] 问题概述



## 附录二 售后服务与技术支持

凡是通过米尔电子直接购买或经米尔电子授权的正规代理商处购买的米尔电子全系列产品，均可享受以下权益：

- 1、6 个月免费保修服务周期
- 2、终身免费技术支持服务
- 3、终身维修服务
- 4、免费享有所购买产品配套的软件升级服务
- 5、免费享有所购买产品配套的软件源代码，以及米尔电子开发的部分软件源代码
- 6、可直接从米尔电子购买主要芯片样品，简单、方便、快速；免去从代理商处购买时，漫长的等待周期
- 7、自购买之日起，即成为米尔电子永久客户，享有再次购买米尔电子任何一款软硬件产品的优惠政策
- 8、OEM/ODM 服务

**如有以下情况之一，则不享有免费保修服务：**

- 1、超过免费保修服务周期
- 2、无产品序列号或无产品有效购买单据
- 3、进液、受潮、发霉或腐蚀
- 4、受撞击、挤压、摔落、刮伤等非产品本身质量问题引起的故障和损坏
- 5、擅自改造硬件、错误上电、错误操作造成的故障和损坏
- 6、由不可抗拒自然因素引起的故障和损坏

### 产品返修

用户在使用过程中由于产品故障、损坏或其他异常现象，在寄回维修之前，请先致电米尔电子客服部，与工程师进行沟通以确认问题，避免故障判断错误造成不必要的运费损失及周期的耽误。

### 维修周期

收到返修产品后，我们将即日安排工程师进行检测，我们将在最短的时间内维修或更换并寄回。一般的故障维修周期为 3 个工作日（自我司收到物品之日起，不计运输过程时间），由于特殊故障导致无法短期内维修的产品，我们会与用户另行沟通并确认维修周期。

### 维修费用

在免费保修期内的产品，由于产品质量问题引起的故障，不收任何维修费用；不属于免费保修范围内的故障或损坏，在检测确认问题后，我们将与客户沟通并确认维修费用，我们仅收取元器件材料费，不收取维修服务费；超过保修期限的产品，根据实际损坏的程度来确定收取的元器件材料费和维修服务费。

### 运输费用



产品正常保修时，用户寄回的运费由用户承担，维修后寄回给用户的费用由我司承担。非正常保修产品来回运费均由用户承担。

